

Banc d'essais de cycles thermiques haute fréquence des modules de puissance SiC pour onduleurs et redresseurs

Rodrigo DRUMMOND¹, Bernardo COUGO¹, Duc Hoan TRAN¹, Israel DIVAN^{1,2}

¹IRT Saint Exupéry, Toulouse, France ; ²UFMG, Belo Horizonte, Brésil

RESUME - Une variation significative de température à des fréquences comprises entre 10 et 100 Hz a été observée dans des puces SiC utilisées dans des applications onduleurs ou redresseurs. Ces cycles thermiques rapides peuvent réduire de manière significative la durée de vie des modules de puissance SiC. Cet article propose une approche ainsi qu'un banc de test permettant d'étudier le vieillissement des modules de puissance dû à ces cycles thermiques. Ce banc de test génère des variations de température des puces allant jusqu'à 40 K, à des fréquences comprises entre 10 et 100 Hz. Le module de puissance soumis au stress fonctionne de la même manière que dans une application onduleur ou redresseur réelle, avec la même température moyenne et les mêmes cycles de puissance à la fréquence du courant sinusoïdal qui le traverse. Les amplitudes des cycles thermiques sont déterminées à l'aide d'un modèle thermoélectrique précis de l'ensemble des puces du module de puissance. La Méthode d'Opposition Modifiée est utilisée pour calculer les pertes en commutation et en conduction des puces SiC. Une caméra thermique rapide est ensuite utilisée pour mesurer la température dynamique et estimer la matrice d'impédance thermique du module de puissance. Les résultats expérimentaux obtenus avec le banc de test développé montrent que les valeurs des paramètres calculées par l'algorithme permettent d'imposer avec précision les cycles de puissance à haute fréquence souhaités dans les puces SiC d'un module de puissance.

Mots-clés—Cycles de puissance haute fréquence, module SiC, fiabilité, banc de test.

1. INTRODUCTION

Les onduleurs et redresseurs haute performance et haute puissance sont aujourd'hui réalisés avec des modules de puissance SiC. Ces composants présentent de faibles pertes, mais celles-ci sont concentrées dans de petites puces SiC, ce qui peut engendrer une forte amplitude de cycles de puissance pendant la période fondamentale du courant sinusoïdal de l'onduleur ou du redresseur type PFC. Cette variation de température, bien que de faible amplitude (<40 K), se produit très fréquemment (50 Hz) et peut réduire la durée de vie d'un système contenant ces transistors [1]. Ainsi, pour estimer la durée de vie d'un module de puissance SiC, la variation rapide de température doit être calculée avec précision pour chaque puce à l'intérieur du module. Pour cela, les étapes suivantes sont nécessaires :

(i) Obtenir un modèle de pertes instantanées haute précision pour chaque puce à l'intérieur du module de puissance, en prenant en compte tous les paramètres influençant ces pertes : la fréquence de commutation f_{sw} , la tension d'alimentation V_{DC} , l'amplitude du courant de sortie I et sa fréquence f_i , la résistance de grille R_g , le facteur de puissance de la charge PF , la température de jonction du transistor T_j , ainsi que d'autres paramètres pertinents.

(ii) Obtenir un modèle d'impédance thermique précis et représentatif entre chaque puce et le dissipateur thermique afin de calculer la température au niveau des métallisations supérieure et inférieure de la puce. Ce modèle doit être suffisamment simple pour être intégré dans un algorithme d'optimisation, tout en tenant compte du couplage thermique entre les différentes puces.

(iii) Mettre en place un processus de calcul ou de simulation permettant de déterminer simultanément les pertes et la température de chaque puce pour un fonctionnement donné du convertisseur de puissance. Il s'agit d'un problème couplé, et par conséquent, le processus est lent.

(iv) Valider le modèle thermoélectrique en comparant les résultats des calculs avec les mesures de température des puces dans le module de puissance contenant toutes les puces SiC, utilisées dans les mêmes conditions que dans une application réelle.

Les étapes décrites ci-dessus sont essentielles non seulement pour estimer avec précision la durée de vie des modules de puissance, mais aussi pour construire des modèles de durée de vie représentatifs. Par exemple, des modèles comme CIPS08 [2] ne sont applicables que pour des amplitudes de variation de température supérieures à 40 K [3]. Cependant, un débat persiste dans la littérature quant à savoir si les faibles variations de température induisent principalement des déformations plastiques ou élastiques [4,5]. Cette distinction est cruciale, car elle détermine la méthode d'extrapolation de durée de vie appropriée : la loi de Coffin-Manson pour les déformations plastiques ou la loi de Basquin pour les déformations élastiques. L'extrapolation est souvent utilisée en raison de la durée importante des essais classiques de cyclage thermique. Néanmoins, une validation expérimentale reste indispensable pour garantir la fiabilité des modèles [6].

Bien que le cyclage thermique à faibles variations de température ait été étudié [3, 7, 8], les dispositifs sollicités dans

ces travaux ne sont pas soumis à des conditions comparables à celles rencontrées en application réelle, et les amplitudes de température évaluées ne descendent pas en dessous de 30 K. Cependant, malgré l'absence d'atteinte de la fin de vie, certaines études montrent une accumulation de l'endommagement dans les fils de liaison soumis à des cycles de puissance de faible amplitude (30 K) et à basse température minimale (40 °C), et proposent des extrapolations pour l'estimation de la durée de vie [8].

L'objectif de cet article est donc de présenter, sur la base des quatre étapes décrites précédemment, la méthodologie ainsi que le banc de test développé à l'IRT Saint-Exupéry pour solliciter des modules de puissance SiC avec des cycles de puissance à haute fréquence (de 10 à 100 Hz), représentatifs des conditions réelles rencontrées lors de l'utilisation de ces modules dans des applications onduleurs ou redresseurs.

2. MODELES DE PERTES INSTANTANÉES ET THERMIQUE

Des modèles précis de pertes et thermiques doivent être développés afin de prédire les cycles thermiques rapides dans les puces SiC. Le module testé (DUT – *Device Under Test*) utilisé pour les essais montrés ici est de topologie pont-complet, sans gel diélectrique, et les quatre puces ont été recouvertes d'une fine couche de peinture noire pour permettre la thermographie infrarouge. Les interrupteurs du bras gauche (bras testé) sont désignés par S1, en position haut (HS – *High-side*), et S2, en position bas (LS – *Low-side*), tandis que ceux du bras de la droite (bras contrôlé) sont S3 (HS) et S4 (LS).

2.1. Modèle de pertes instantanées

Les pertes par conduction des transistors SiC sont calculées à partir du courant instantané traversant le transistor et de la résistance à l'état passant du composant ($R_{ds,on}$), laquelle dépend du courant, de la température de jonction et de la tension de grille. Ces relations sont obtenues à partir des informations de la fiche technique et interpolées sous la forme d'une fonction de deuxième ordre dans l'intervalle d'amplitude du courant de l'application, de 0 à 50 A.

Les pertes par commutation dans les convertisseurs de puissance ne peuvent pas toujours être calculées à l'aide des fiches techniques des transistors, car les données fournies par les fabricants sont souvent insuffisantes ou non représentatives des conditions réelles de fonctionnement.

La méthode de mesure des énergies de commutation dans les composants SiC sera la Méthode d'Opposition Modifiée (MOM) [9]. Cette méthode est non intrusive et fournit des résultats plus proches de la réalité par rapport à la méthode classique (Double Pulse). Étant donné que cette méthode est déjà bien connue, nous ne la détaillerons pas ici. À cet égard, des tests ont été réalisés avec $V_{DC} = 200$ V et 400 V à $f_{sw} = 50$ kHz et $R_g = 20$ Ω. Les résultats obtenus pour 200 V sont montrés dans la Fig. 1.

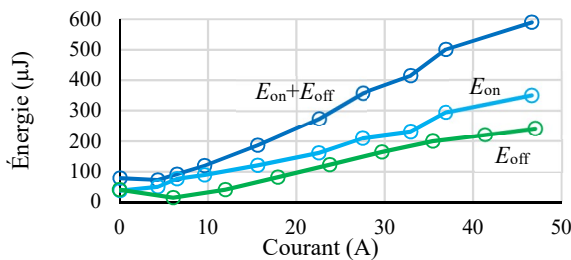


Fig. 1. Résultats des énergies à l'amorçage (E_{on}) et au blocage (E_{off}) avec la méthode MOM à $V_{DC} = 200$ V, $f_{sw} = 50$ kHz et $R_g = 20$ Ω.

2.2. Modèle thermique

Le modèle thermique dynamique est développé en utilisant l'approche classique de mesure de température, c'est-à-dire l'imposition d'un courant constant dans une puce et la mesure de l'élévation de température sur celle-ci (impédance thermique propre) et sur les puces voisines (impédance thermique couplée). Cependant, l'approche ici consiste à mesurer la température à l'aide d'une caméra thermique rapide (FLIR X6900sc), qui peut atteindre 2906 images par seconde, pour mesurer la température de la métallisation supérieure de la puce. La métallisation supérieure, qui est la borne Source, est la partie de la puce qui subit la plus grande variation de température [10] et est donc celle qui pourrait présenter les premiers signes de défaillance. Un exemple de températures mesurées et de la méthode est donné dans la Fig. 2.

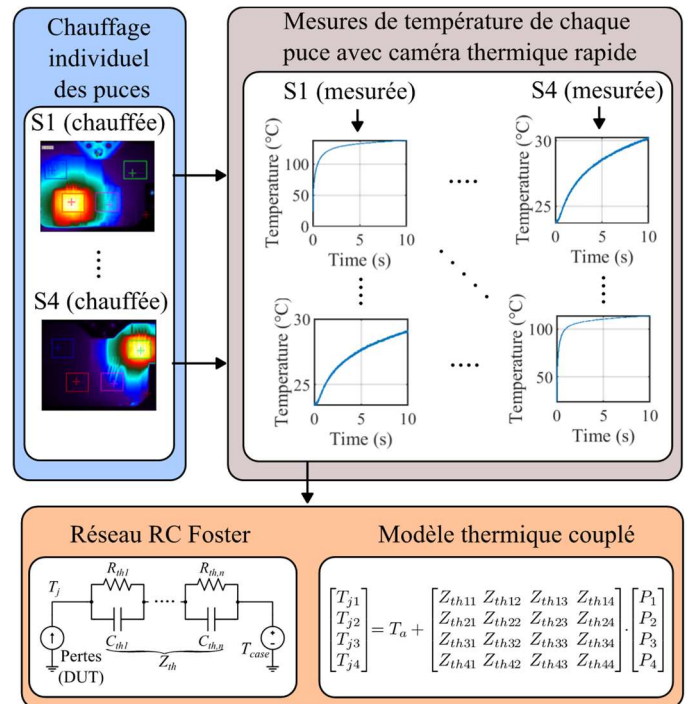


Fig. 2. Processus de construction de la matrice d'impédance thermique basé sur le chauffage individuel des interrupteurs et les mesures effectuées à l'aide d'une caméra thermique rapide.

Pour construire la matrice d'impédance thermique, les formes d'onde de température expérimentales ont été ajustées à la réponse temporelle du réseau thermique RC à la forme d'onde de puissance via un ajustement de courbe par optimisation avec algorithme génétique. L'algorithme d'optimisation développé applique une pénalisation plus élevée pour les valeurs de temps plus faibles concernant les impédances thermiques propres, augmentant ainsi la précision des cellules RC à faible constante de temps pour modéliser précisément les variations de température des puces SiC à « haute fréquence ». L'ordre des réseaux thermiques propres et mutuels peut être modifié, mais les tests ont montré que des réseaux RC d'ordre 5 et 3 étaient suffisants pour garantir une haute précision dans les impédances thermiques propres et mutuelles, respectivement. Le diagramme de la Fig. 3 montre l'algorithme pour extraire la matrice d'impédance thermique et la Fig. 4 montre les courbes d'impédance thermique obtenus.

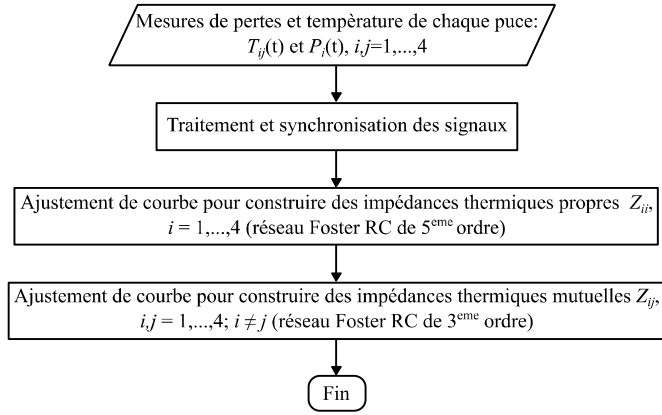


Fig. 3. Algorithme d'extraction de la matrice d'impédance thermique.

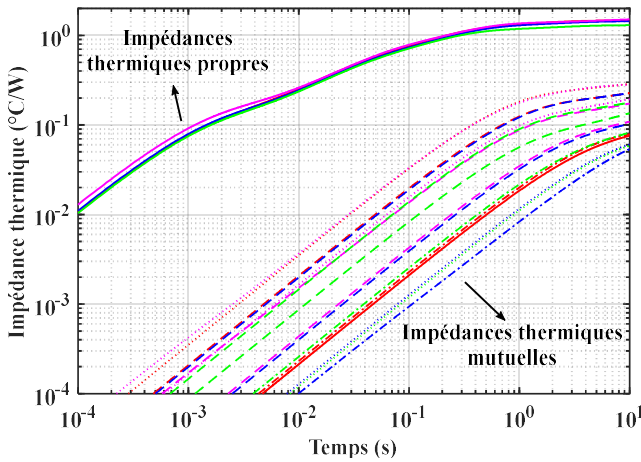


Fig. 4. Courbes d'impédance thermique propre et mutuelle extraites pour le module de puissance testé.

À partir du graphique de la Fig. 4, on observe que les impédances thermiques propres sont plusieurs ordres de grandeur supérieures aux impédances thermiques mutuelles pour des temps courts ($< 0,1$ s). On peut donc en déduire que les impédances mutuelles n'ont pas de contribution significative aux oscillations de température à des fréquences plus élevées que 10 Hz, mais uniquement aux valeurs moyennes.

Pour valider le modèle thermique, les quatre interrupteurs ont été connectés en série et un courant continu a été imposé. Le graphique de la Fig. 5 montre les formes d'onde de température mesurées et calculées avec le modèle thermique extrait. Les résultats montrent des erreurs inférieures à 4% pour toutes les températures des puces. Chaque puce présente des courbes de température uniques en raison de la distribution spatiale des puces au sein du module. Dans le DUT, les interrupteurs S1 et S3 sont plus proches, ce qui entraîne un couplage thermique plus fort, tandis que les interrupteurs S2 et S4 sont plus espacés, ce qui résulte en une élévation de température plus faible.

3. MODELE THERMOELECTRIQUE PRECIS

Un modèle précis de pertes instantanées (pertes par conduction et par commutation) de chaque composant du module de puissance, ainsi qu'un modèle précis d'impédance thermique couplée, sont intégrés dans une description thermique du package de circuit PLECS et dans une fonction Matlab.

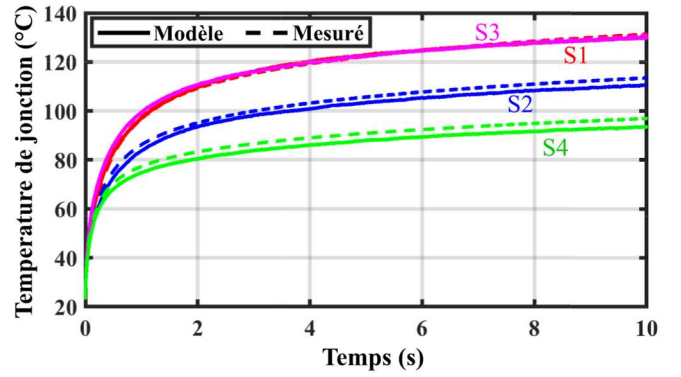


Fig. 5. Validation du modèle thermique en chauffant toutes les puces par un courant continu et en comparant les résultats mesurés (lignes pointillées) avec les résultats calculés (lignes continues).

La simulation PLECS est très précise en termes de pertes, car la résistance $R_{ds,on}$ des interrupteurs varie avec la température à chaque étape de calcul, mais elle est très lente en raison des grandes constantes de temps du modèle thermique. La fonction Matlab est un algorithme rapide qui calcule les pertes instantanées et les variations de température avec une précision réduite mais acceptable. L'algorithme Matlab utilise une valeur moyenne pour $R_{ds,on}$ et évite les calculs des cellules RC de Foster à grande constante de temps, ne considérant que les résistances thermiques pour les calculs de température moyenne et les cellules à faible constante de temps pour les calculs des variations de température. À cet égard, la fonction Matlab est utilisée pour évaluer plusieurs points de fonctionnement avec différents paramètres de circuit, tandis que la simulation PLECS est utilisée pour valider des points de fonctionnement spécifiques avec une fidélité plus élevée.

Le circuit de cyclage thermique consiste en un pont-complet, où les deux bras sont connectés par une charge inductive. L'un des bras est appelé « testé » et fonctionne comme une source. Il a un indice de modulation fixe $M_{i,m}$ et sert de référence de phase. L'autre bras est appelé « contrôlé » et fonctionne comme une charge. Il peut avoir son indice de modulation $M_{i,s}$ et sa phase ϕ_s modifiés pour varier le courant de la self. Pour obtenir de grandes amplitudes de variation de température, le courant de la self doit être en phase avec la forme d'onde de modulation du bras testé, de manière à ce que les pertes en commutation et en conduction se produisent pendant le même demi-cycle. La Fig. 6 illustre le circuit du banc de test permettant d'appliquer des cycles de puissance à haute fréquence (10-100 Hz).

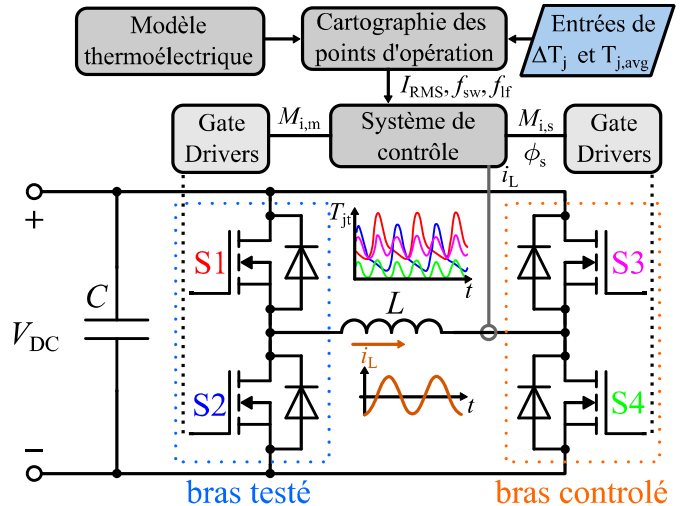


Fig. 6. Circuit du banc de test de cyclage thermique à haute fréquence.

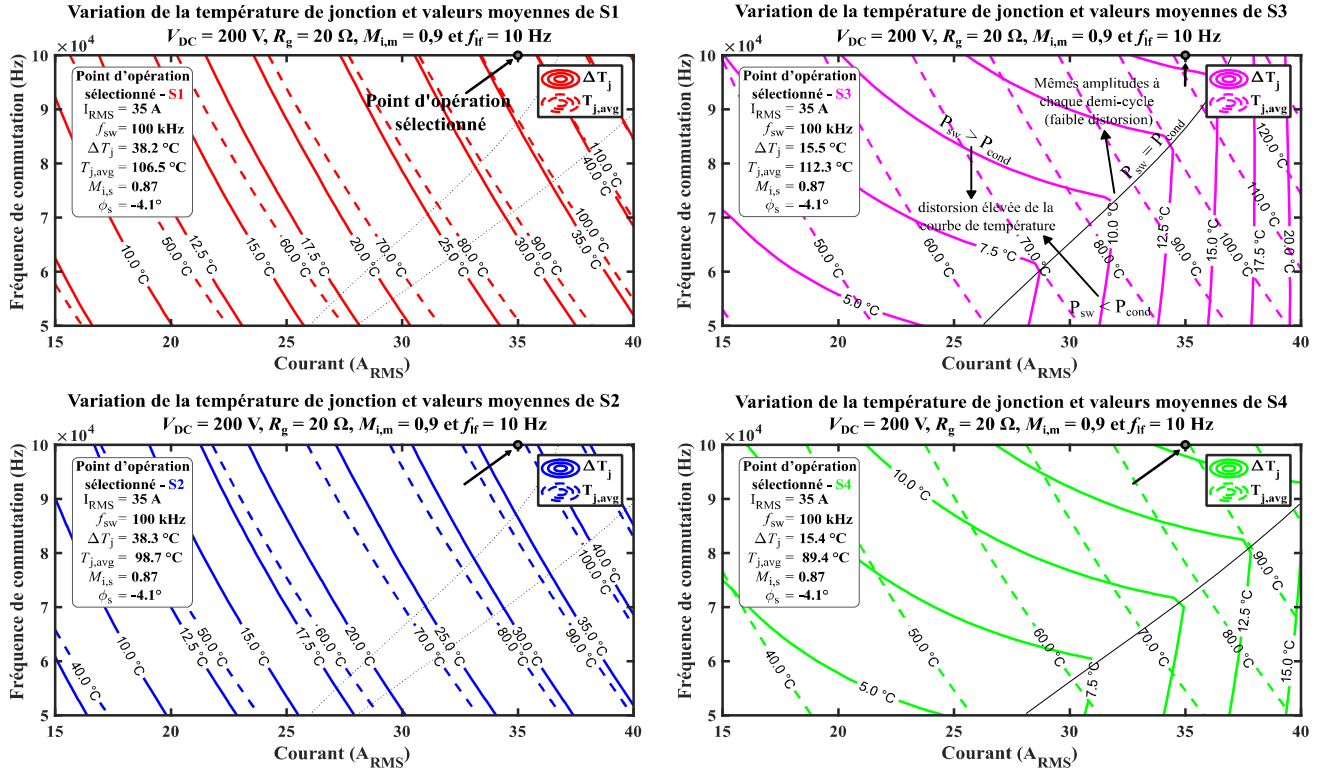


Fig. 7. Cartographie des valeurs d'amplitude des cycles thermique ΔT_j (lignes continues) et des valeurs de température moyenne $T_{j,avg}$ (lignes pointillées) pour les 4 interrupteurs du module (S1, S2, S3 et S4). Le point sélectionné pour le test expérimental ($I_{RMS}=35 \text{ A}$ et $f_{sw}=100 \text{ kHz}$) est marqué. Ces calculs ont été fait pour des valeurs fixes de $V_{DC} = 200 \text{ V}$, $M_{i,m} = 0.9$ et $f_{if} = 10 \text{ Hz}$.

La cartographie des points de fonctionnement de la Fig. 7 peut être réalisée en faisant varier plusieurs paramètres du circuit, tels que le courant RMS de la self I_{RMS} (contrôlé par $M_{i,m}$, $M_{i,s}$ et ϕ_s), la fréquence du courant de sortie sinusoïdal f_{if} , la fréquence de commutation f_{sw} , la résistance de grille R_g et la tension du bus DC V_{DC} . Des points spécifiques de variation de température de jonction ΔT_j et de température moyenne $T_{j,avg}$ peuvent être sélectionnés à partir d'un tableau de résultats ou de cartes de courbes de niveau pour chaque puce, comme illustré dans la Fig. 7 pour $V_{DC} = 200 \text{ V}$, $R_g = 20 \Omega$, $M_{i,m} = 0.9$ et $f_{if} = 10 \text{ Hz}$.

Les résultats de simulation du point de fonctionnement sélectionné de la Fig. 7 pour les pertes instantanées et la température de jonction de chaque dispositif peuvent être observés dans la Fig. 8.

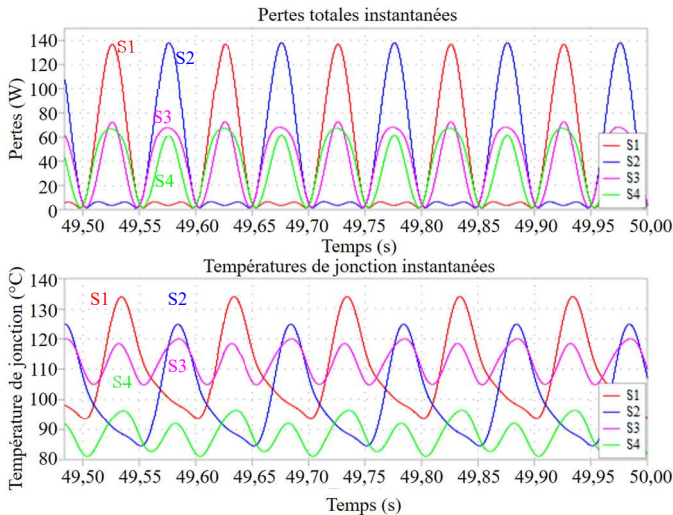


Fig. 8. Valeurs simulées des pertes instantanées et de la température de jonction du point de fonctionnement sélectionné pendant le cyclage thermique.

Les interrupteurs du bras testé présentent des valeurs de ΔT_j plus élevées, oscillant à 10 Hz : 40.4 K pour S1 et 39.6 K pour S2, tandis que les interrupteurs du bras contrôlé affichent des variations de température plus faibles (15.2 K pour les deux interrupteurs) à 20 Hz . Cela s'explique par les facteurs de puissance différents de chaque bras. Dans le bras testé, le facteur de puissance est proche de 1 (comme dans un onduleur), ce qui entraîne des pertes en commutation en phase avec les fortes pertes en conduction ; il en résulte donc un demi-cycle avec les deux types de pertes, et un autre demi-cycle avec très peu de pertes.

À l'inverse, les interrupteurs du bras contrôlé ont un facteur de puissance de -1 (comme dans un redresseur), ce qui engendre un déphasage d'un demi-cycle entre les pertes en conduction et en commutation. Cela conduit à des pertes totales plus réparties, avec des pics plus faibles et une fréquence doublée, comme illustré dans le premier graphique de la Fig. 7. Lorsque les valeurs des pertes en commutation et en conduction sont proches, les amplitudes de température pour chaque demi-cycle sont quasiment identiques (dans le cas du bras contrôlé). En revanche, si la différence entre ces pertes est importante, la forme d'onde de température sera déformée et ne pourra plus être considérée comme étant à fréquence double pour le test de cyclage thermique. La Fig. 6 montre les régions où les interrupteurs du bras contrôlé (S3 et S4) présentent ce comportement à fréquence doublée.

4. BANC DE TEST POUR LE CYCLAGE THERMIQUE HAUTE FREQUENCE REPRESENTATIF DE L'APPLICATION

Afin de soumettre le module de puissance à des cycles de puissance haute fréquence représentatifs de l'application et de valider les modèles développés, le banc de test de la Fig. 9 a été conçu. Le circuit électrique a été décrit dans la Section 3 et la Fig. 6.

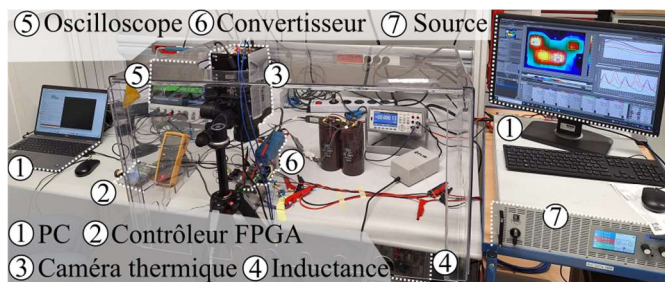


Fig. 9. Banc de test de cyclage thermique haute fréquence (10-100 Hz) pour un stress représentatif de l'application.

En utilisant le point de fonctionnement sélectionné sur le graphique de la Fig. 7, les valeurs de l'indice de modulation, de la phase, de la fréquence de commutation et de l'amplitude du courant peuvent être déterminées pour imposer un ΔT_j de 38 K à 10 Hz dans les puces du bras testé et de 15,5 K à 20 Hz dans les puces du bras contrôlé. La

Fig. 10 montre les résultats de température dans toutes les puces du DUT mesurées avec la caméra thermique rapide. Le Tableau 1 compare les résultats expérimentaux avec les calculs du modèle, montrant un écart maximal de 10,0% sur ΔT_j et de 5,1% sur $T_{j,avg}$. Cela valide le modèle thermoélectrique développé.

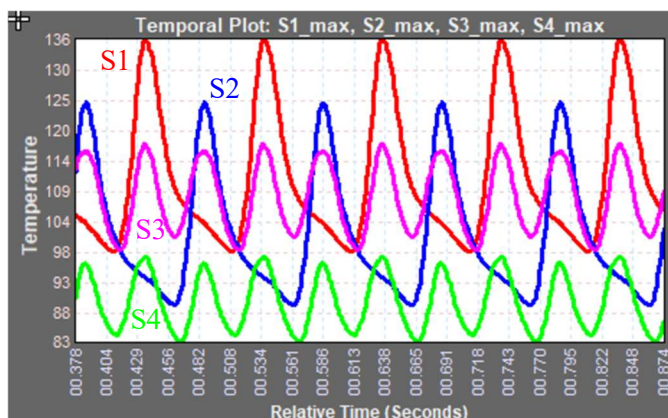


Fig. 10. Température instantanée mesurée dans les deux puces SiC du bras testé fonctionnant en onduleur à 10 Hz, ainsi que dans les puces du bras contrôlé fonctionnant en redresseur.

Les différences entre les ΔT_j calculés et mesurés proviennent principalement du fait que les impédances thermiques du modèle présentent des imprécisions pour les constantes de temps faibles. Cela s'explique par l'absence de courant fixé dans le DUT pendant les 2 premières millisecondes. Pour améliorer le modèle, il serait nécessaire d'amortir correctement la résonance transitoire du banc et de mieux synchroniser les formes d'onde de puissance et de température.

Tableau 1. Comparaison des résultats expérimentaux et du modèle pour l'ensemble des puces

Puce	ΔT_j (K)		$T_{j,avg}$ (°C)	
	Mesurée	Modèle	Mesurée	Modèle
S1	38	40,4	111	109,4
S2	36	39,6	100	100,2
S3	16,5	15,2	108	112,3
S4	14	15,2	90	88,4

5. CONCLUSIONS

Ce travail a présenté une méthode précise permettant de prédire les oscillations de température de faible amplitude et de haute fréquence dans les modules de puissance SiC. Tout d'abord, un modèle de pertes précis a été développé en utilisant la Méthode d'Opposition Modifiée (MOM) pour extraire les énergies de commutation. Ensuite, un modèle thermique complet du module de puissance a été obtenu à l'aide d'un système de mesure thermique rapide par caméra infrarouge. Une matrice d'impédance thermique, intégrant les impédances thermiques propres et mutuelles, a permis de modéliser le couplage thermique entre les puces et d'estimer avec précision les oscillations de température de jonction ainsi que leurs valeurs moyennes. Le modèle thermique développé a atteint des erreurs inférieures à 4 % dans la prédiction de la température des puces.

Ce modèle thermoélectrique a ensuite été intégré dans une fonction Matlab et une simulation PLECS afin d'explorer différents paramètres de circuit et de commande du banc de cyclage thermique, permettant ainsi de cartographier les points de fonctionnement dans la plage souhaitée d'oscillations de température, de 10 à 40 K. Grâce à cela, les points de fonctionnement réalisables peuvent être sélectionnés à partir de cartes de courbes de niveau.

Cette méthode a ensuite été utilisée pour développer un banc de test de cyclage thermique et identifier des points de fonctionnement adéquats pour évaluer la fiabilité des modules de puissance SiC sous de faibles amplitudes thermiques, à des fréquences comprises entre 10 et 100 Hz, tout en validant le modèle thermoélectrique. Les résultats montrent des erreurs inférieures à 10 % pour les oscillations de température et à 5 % pour les valeurs moyennes. Le cyclage thermique à l'aide de ce banc de test sera approfondi dans de futurs travaux.

6. REMERCIEMENTS

Ce travail a reçu un financement dans le cadre du projet HFPC, issu du programme de recherche conjoint 2024 de l'ECPE.

7. REFERENCES

- [1] C. Barbagallo, et al., On the Lifetime Estimation of SiC Power MOSFETs for Motor Drive Applications. Electronics 2021, 10, 324.
- [2] R. Bayerer, T. Herrmann, T. Licht, J. Lutz and M. Feller, "Model for Power Cycling lifetime of IGBT Modules - various factors influencing lifetime," 5th International Conference on Integrated Power Electronics Systems, Nuremberg, Germany, 2008, pp. 1-6.
- [3] J. Lutz, C. Schwabe, G. Zeng and L. Hein, "Validity of power cycling lifetime models for modules and extension to low temperature swings," EPE'20 ECCE Europe, 2020.
- [4] N. Dornic et al., "Stress-Based Model for Lifetime Estimation of Bond Wire Contacts Using Power Cycling Tests and Finite-Element Modeling," in IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 7, no. 3, pp. 1659-1667, Sept. 2019, doi: 10.1109/JESTPE.2019.2918941.
- [5] P. Seidel, C. Schwabe and J. Lutz, "Power cycling close to 50- Hz load, low temperature swings combined with an adjustable part of switching losses," CIPS 2020; 11th International Conference on Integrated Power Electronics Systems, Berlin, Germany, 2020, pp. 1-6.
- [6] U. Scheuermann and M. Junghaenel, "Limitation of Power Module Lifetime Derived from Active Power Cycling Tests," CIPS 2018; 10th International Conference on Integrated Power Electronics Systems, Stuttgart, Germany, 2018, pp. 1-10.

- [7] F. Hoffmann, S. Schmitt and N. Kaminski, "Lifetime Modeling of SiC MOSFET Power Modules During Power Cycling Tests at Low Temperature Swings," ISPSD, 2023, pp. 294-297
- [8] P. A. Agyakwa, L. Yang, E. Arjmand, et al. "Damage Evolution in Al Wire Bonds Subjected to a Junction Temperature Fluctuation of 30 K," J. Electron. Mater. 45, 3659–3672 (2016). <https://doi.org/10.1007/s11664-016-4519-0>
- [9] H. Sathler and B. Cougo, "Improvement of the Modified Opposition Method used for accurate switching energy estimation of WBG transistors", WIPDA2017.
- [10] A. Marie et al. "Precise 3D modelling of SiC die temperature oscillation for lifetime prediction of power modules used in DC/AC power converters", THERMINIC, Toulouse, FRANCE.2024.