

Caractérisation large bande de fréquence pour la détection de mécanismes de dégradations des boîtiers et modules de puissance

Paul-Etienne VIDAL^a, Stéphane BAFFREAU^a, Guillaume VINE^a, Anusha GOPISHETTI^b

^aLaboratoire Génie de Production, Université de Technologie de Tarbes, Université de Toulouse

^bDEEPConcept, Pau, France

RESUME -Une méthode non destructive de caractérisation de l'état de santé des interrupteurs de puissance packagés est présentée. Cette méthode repose sur l'analyse d'un quadripôle sur une large bande de fréquences. Elle peut être appliquée pour suivre le vieillissement d'un composant et à différents types d'assemblage. Cette méthode permet également d'obtenir un modèle électrique équivalent du composant. Dans cet article différentes caractérisations sont effectuées afin de montrer le potentiel de cette approche.

Mots-clés—Défaillance, Module de puissance, TO247, Paramètres-S, Indicateurs de défaillance.

1. INTRODUCTION

Du fait de la décarbonation des moyens de transports et plus généralement du souhait de la société pour une transition énergétique la conversion d'énergie électrique est au centre des attentions. Nombre de systèmes de gestion de l'énergie nécessitent l'utilisation de convertisseurs statiques. Dans les applications embarquées comme le transport, ils sont soumis à des contraintes environnementales sévères. Les modules et composants discrets qui les constituent visent à satisfaire des contraintes fonctionnelles, comme l'intégration des nouvelles technologies de composants grand gap, une fiabilité et robustesse accrue, etc. A ce sujet, il est primordial de savoir détecter ou diagnostiquer, l'apparition de la défaillance de l'un des éléments actifs (semi-conducteur) ou passifs (substrat céramique ou interconnexions) du boîtier. Généralement des protocoles éprouvés et accélérés des mécanismes de défaillance sont mis en œuvre [1]. Le principe consiste à solliciter le dispositif par des contraintes inspirées des profils de mission. L'objectif est d'induire des mécanismes de vieillissement de manière anticipée [2] et ciblée [3]. Afin de vérifier l'apparition d'une défaillance, des indicateurs spécifiques sont surveillés, en temps réel, et des seuils caractéristiques de l'état de santé sont définis [4]. Le dépassement de seuil d'un indicateur de défaillance provoque l'arrêt du test. A des fins de confirmation, des analyses, destructive et/ou non destructive sont alors menées.

Concernant l'assemblage, les méthodes de caractérisation électrique visent principalement à détecter des dégradations à travers des grandeurs sensibles liées à la résistance, comme par exemple, la tension drain-source à l'état passant (V_{ds}) [5] ou la tension de seuil de grille V_{th} [6], ou liées à l'inductance, comme les surtensions drain-source ou grille-source observées lors de la

commutation [7]. Cependant, ces grandeurs étant également dépendantes d'autres propriétés électriques, cela ne permet pas de discriminer clairement une dégradation liée à l'assemblage d'une dégradation liée aux composants. De plus, les mesures sous polarisation ou en commutation introduisent des effets thermiques qui compliquent l'analyse, les grandeurs électriques conventionnellement utilisées en étant dépendantes. Cette dépendance motive la recherche d'indicateurs de dégradation insensibles à la température [8].

Dans ce contexte, la méthode de caractérisation proposée, applicable dans ce qui suit à l'état off (hors polarisation), permet une identification directe des impédances et ainsi d'identifier plus clairement l'origine de dégradation liée à l'assemblage. La méthode basée sur une caractérisation multiports par analyseur de réseau vectoriel présente l'avantage de couvrir une très large bande de fréquences, améliorant la sensibilité de détection de défauts d'assemblage comme cela est montré dans l'article. Enfin, la caractérisation multiport permet d'analyser le système en termes d'impédances propres et mutuelles entre les différents ports, offrant une capacité de modélisation et de localisation des défauts.

Cet article reprend différents travaux basés sur cette méthode de diagnostic originale, non destructive et large bande de fréquences. L'article décrira dans un premier temps le protocole expérimental pour la mesure. Dans un second temps, le protocole sera appliqué à trois exemples : le vieillissement de substrats céramiques métallisés, le suivi de vieillissement par cyclage thermique passif de composants discrets, et la perte successive de fils de bondings au sein d'un assemblage de puissance à IGBT. Pour le troisième exemple, le choix d'un indicateur permettant le suivi de la défaillance successive des fils de bonding sera présenté. Enfin, une discussion concernant l'emploi de cette méthode permettra de conclure.

2. PROTOCOLE DE CARACTERISATION RF

2.1. Méthode de caractérisation

Le protocole de mesure est issu des techniques de caractérisations Radio Fréquence (RF). Le dispositif sous test, ramené dans le cadre de la mesure à un réseau électrique à 2 ports, est caractérisé à l'aide d'un analyseur de réseau vectoriel (VNA), qui permet d'accéder aux paramètres de diffusion (paramètres S) aux bornes du dispositif [9]. Les paramètres mesurés comprennent les coefficients de réflexion S_{11} et S_{22} aux

ports 1 et 2, et les coefficients de transmission S_{21} et S_{12} entre ces ports. Exprimés sous forme matricielle (Eq.1) ces paramètres décrivent de manière complète le comportement du réseau 2 ports, dît quadripôle, sous l'hypothèse de linéarité.

$$[S] = \begin{bmatrix} S_{11} & S_{21} \\ S_{12} & S_{22} \end{bmatrix} \quad \text{Eq. 1}$$

Sur la base de la théorie des quadripôles, la matrice de paramètres S obtenue peut être transformée en d'autres types de représentation matricielle offrant une perspective d'analyse différente du réseau. En particulier, cela permet d'accéder à un modèle équivalent en impédance, matrice $[Z]$ (Eq.2), ou admittance, matrice $[Y]$ (Eq.3). Les transformations matricielles associées sont reportées Eq.4 et Eq.5 pour un VNA à ports 50 Ω , [10]. $[I]$ correspond à la matrice identité.

$$[Z] = \begin{bmatrix} Z_{11} & Z_{21} \\ Z_{12} & Z_{22} \end{bmatrix} \quad \text{Eq. 2}$$

$$[Y] = \begin{bmatrix} Y_{11} & Y_{21} \\ Y_{12} & Y_{22} \end{bmatrix} \quad \text{Eq. 3}$$

$$[Z] = 50 * ([I] - [S])^{-1} * ([I] + [S]) \quad \text{Eq. 4}$$

$$[Y] = \frac{1}{50} * ([I] + [S])^{-1} * ([I] - [S]) \quad \text{Eq. 5}$$

Dans le cas d'un quadripôle réciproque (hypothèse implicite pour les réseaux passifs), où les deux ports sont référencés à la masse (hypothèse également implicite en l'absence de coupleurs dédiés à une mesure différentielle), la matrice $[Z]$, respectivement $[Y]$, est équivalente à une représentation en T, respectivement en Π , du quadripôle, comme illustré Fig.1 où :

Représentation en T

$$\begin{aligned} Z_A &= Z_{11} - Z_{21} \\ Z_B &= Z_{22} - Z_{12} \\ Z_C &= Z_{21} = Z_{12} \end{aligned} \quad \text{Eq. 6}$$

Représentation en Π

$$\begin{aligned} Y_A &= Y_{11} + Y_{21} \\ Y_B &= Y_{22} + Y_{12} \\ Y_C &= -Y_{21} = -Y_{12} \end{aligned} \quad \text{Eq. 7}$$

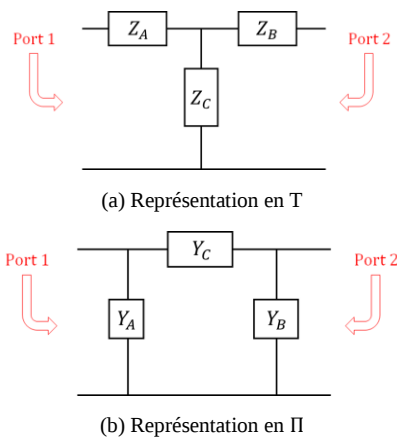


Fig. 1 : Schéma électrique équivalent

Le choix du modèle le plus pertinent dépend de la topologie interne du quadripôle à caractériser. Par exemple, la caractérisation des capacités internes d'un transistor de puissance, mesurées à basse fréquence [≈ 1 MHz], amènera à considérer plutôt une configuration en Π . En revanche, les inductances parasites d'interconnexion de ce même transistor, caractérisées à moyenne fréquence [~ 10 MHz ; ~ 100 MHz]

amènera à considérer plutôt une configuration en T. Cela est illustré Fig.2. Ainsi, les matrices d'impédance et d'admittance permettent non seulement d'identifier le modèle équivalent électrique d'un composant packagé mais également de potentiellement identifier et signer des phénomènes de défaillance impactant les impédances équivalentes associées à l'assemblage ou au composant lui-même.

L'étude présentée ici traitant en particulier de défaillances associées à l'assemblage, les analyses réalisées sont basées principalement sur l'interprétation et le post-traitement des paramètres de la matrice d'impédance.

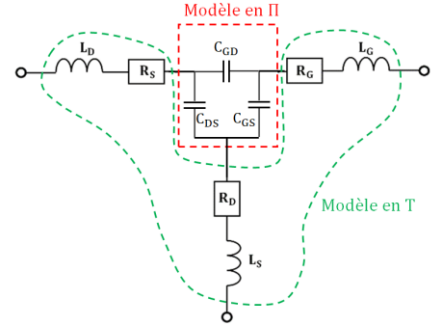


Fig. 2: Modèle d'un composant de puissance packagé, exemple d'un MOSFET

L'analyse quadripôle au VNA présente dès lors un intérêt particulier pour la détection de défaillance en comparaison d'un impédancemètre car il permet d'accéder aux paramètres du modèle à 2 ports en une seule configuration de mesure, tout en couvrant une large gamme de fréquences. A titre d'illustration, le VNA Keysight E5061B, utilisé dans le cadre de cette étude, permet une caractérisation de 5 Hz à 3 GHz.

Par ailleurs, la caractérisation en paramètres S peut être étendue à des systèmes à N ports ($N > 2$), soit en utilisant un VNA à N ports, soit en reliant un VNA 2 ports à une matrice de commutation, soit en réalisant des mesures successives, en terminant les ports non connectés à l'aide de charges adaptées [11]. Ainsi, l'approche d'analyse de défaillance proposée dans cet article pourra être étendue à des systèmes dépassant le cadre d'un seul composant ou d'une structure simple, comme des modules de puissance intégrant une architecture de conversion complexe [12].

2.2. Protocole de caractérisation

La méthodologie RF implique des expérimentations et des calculs basés sur des données [13]. Premièrement, une calibration deux ports a été effectuée. Le processus de calibration nécessite plusieurs configurations de mesure pour chaque port : circuit ouvert, court-circuit et charge 50 Ω , suivi d'une mesure de transmission entre les deux ports. Ensuite, la mesure des paramètres S du dispositif à caractériser est effectuée. La bande passante pour la mesure considérée ici est 100 kHz-3 GHz. Chaque point relevé est une valeur moyenne obtenue après 16 mesures successives. La conversion des paramètres S en paramètres Z est alors réalisée permettant les analyses et la construction d'indicateurs.

Pour chaque dispositif à tester, une interface spécifique est développée, comme celle illustrée Fig. 3. L'interface est conçue en FR4-époxy, d'une épaisseur de 1,6 mm, avec des pistes en cuivre, d'une épaisseur de 35 μm et de largeur adaptée. Sa connexion au VNA est réalisée grâce à 3 connecteurs subminiatures de type A (SMA).

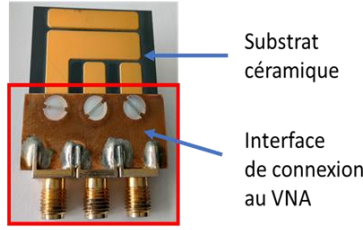


Fig. 3 : Illustration de l'interface utilisée, ici reliée à un substrat céramique métallisé en vue de sa caractérisation

Dans la suite de l'étude, des dispositifs ayant trois ports seront caractérisés au VNA 2 ports. Ainsi, la mesure peut être réalisée selon trois configurations. Le port du dispositif qui n'est pas relié au VNA, pourra être connecté à une charge RF de type court-circuit ou 50Ω , selon les besoins de la caractérisation.

3. APPLICATION DE LA CARACTERISATION RF

3.1. Vieillessement de substrats céramiques métallisés

Il s'agit ici de caractériser des substrats céramiques Si_3N_4 métallisés Cu, mis en œuvre au sein d'assemblage de module de puissance. Le protocole de caractérisation est appliqué au cours des 3308 cycles thermiques -70°C - $+180^\circ\text{C}$, soit près de 8 mois de vieillissement. Pour un prototype, la caractérisation RF régulière (tous les 7 à 10 jours) a démontré la répétabilité de la procédure, Fig. 4.

Deux zones dans lesquelles le comportement du paramètre S_{11} est différent existent. Une zone basse fréquence $f < 100 \text{ MHz}$, dans laquelle les formes d'onde sont très proches.

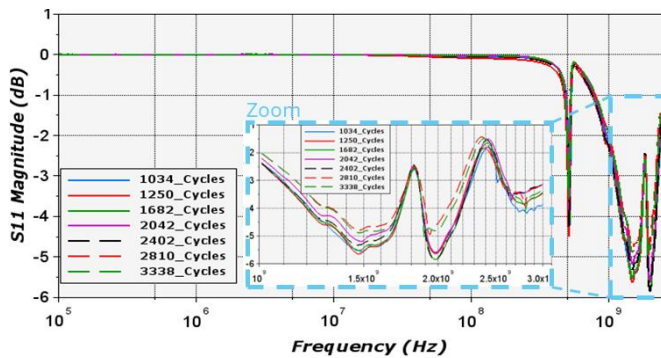


Fig. 4 : Mesures du paramètre S_{11} pour différents cycles de vieillissement

Et une zone haute fréquence $> 100 \text{ MHz}$, dans laquelle des phénomènes de résonance existent, révélant de légères variations qui pourraient être attribuées au vieillissement. Notons que le nombre de cycles effectué et les contraintes appliquées sont inférieurs aux profils répertoriés dans l'état de l'art qui amènent à une dégradation certaine de l'interface céramique métal [14]. Dans notre configuration, les différences obtenues par la mesure des paramètres S en haute fréquence, n'ont pas pu être confirmée par d'autres outils de contrôle non destructif, par exemple du scan acoustique. La Fig. 5 présente les résultats du vieillissement de huit prototypes au même temps de cyclage, ici 2258 cycles.

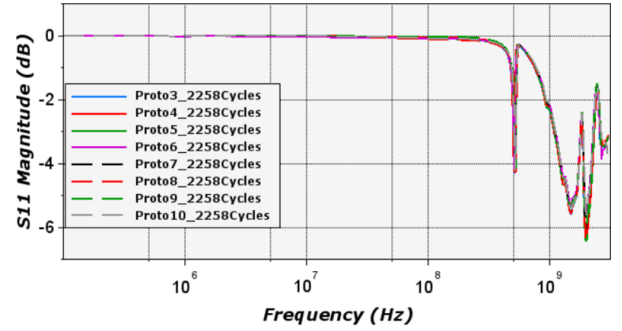


Fig. 5 : Mesures du paramètre S_{11} pour différents prototypes à 2258 cycles de vieillissement

Les courbes obtenues montrent une bonne répétabilité des mesures, témoignant de la stabilité du protocole expérimental. Toutefois, la quantification de l'incertitude relative entre les mesures demeure un sujet ouvert, nécessitant une analyse statistique plus approfondie pour évaluer la précision et la robustesse de la méthode.

3.2. Vieillessement de composants discrets en boîtier TO-220FP

Dans cette section, nous allons développer la mise en œuvre de la méthode pour caractériser des composants qui ont subi un cyclage thermique passif, jusqu'à ce qu'une défaillance avérée puisse être relevée.

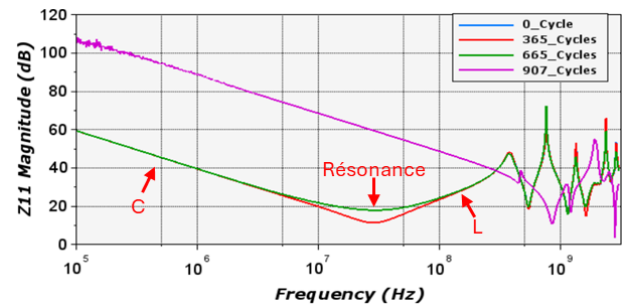


Fig. 6 : Suivi du paramètre Z_{11} d'un prototype

Dans cet exemple, des composants de type STF11NM60ND (Si MOSFET) sont utilisés. Pour la caractérisation, la Grille est reliée au port 1 du VNA et la source au port 2. Le Drain est mis à la masse. Par conséquent, le schéma Fig. 1 (a) est interprété comme suit : Z_A est l'impédance complexe liée à la grille, Z_B l'impédance liée à la Source et Z_C l'impédance liée au Drain. Les composants ont subi un total de 907 cycles d'une heure. Chaque cycle consistait à une variation de -50°C à $+150^\circ\text{C}$, une pente de 14°C/min et deux paliers de 15 minutes.

La méthode a permis de suivre la dégradation progressive d'un composant (665 cycles), jusqu'à la perte complète de contact à 907 cycles, Fig. 6. L'impédance tracée, Z_{11} correspond au comportement cumulé des impédances Grille et Drain. L'interprétation de ces courbes est menée ici dans la bande de fréquence $f < 200 \text{ MHz}$. Dans cette bande de fréquence, pour un MOSFET sain (0 cycles) ou ayant subi 365 cycles, un comportement typique et attendu d'un circuit RLC série est reconnu. A très basse fréquence, il est possible d'identifier une des capacités parasites spécifique de cette référence, C_{GD} dans le cas présent. Après la résonance, et pour $f < 200 \text{ MHz}$, le comportement inductif est lié à la présence des fils de bonding. A 665 cycles le comportement change à la résonance, marquant la présence d'une dégradation. A 907 cycles, le comportement est entièrement capacitif, marquant la perte de connexion électrique avec les fils de bonding. L'interprétation de la

variation d'impédance Z_{11} présentée Fig. 6, ne permet pas de déterminer la localisation du défaut. L'analyse complémentaire d'une autre impédance est nécessaire.

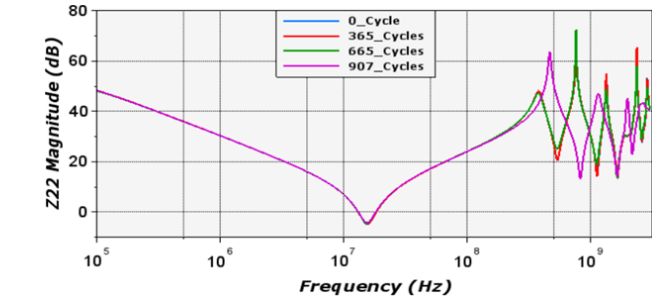


Fig. 7 : Impédance Z_{22} au cours des cycles de vieillissement

L'impédance Z_{22} qui correspond à la fois à l'impédance de source (Z_A) et l'impédance de drain (Z_C), ne présente aucun changement de comportement dans cette bande de basses fréquences. Il est ainsi possible de conclure que les capacités liées au drain et à la source, ainsi que les inductances, et plus particulièrement les fils de bonding de puissance, n'ont pas été affectés. Par déduction, la défaillance est attribuée à la perte de la connexion avec la grille du composant.

Relevons que les éléments constitutifs du circuit électrique RLC série équivalent et valable en basse fréquence $f < 200\text{ MHz}$, sont identifiables à partir de ces mesures [15].

Au-delà de 200 MHz , les phénomènes de résonance identifiables sont associés aux interactions complexes entre les éléments RLC distribués de l'interface de mesure, l'assemblage et le composant. L'interprétation de ces comportements nécessite une modélisation plus détaillée qui fait l'objet de travaux en cours.

3.3. Rupture successive des fils de bonding

Dans cette étude, la rupture successive de fils de bonding reliant la métallisation supérieure d'un IGBT (Emetteur) à une piste de puissance d'un substrat céramique métallisé représentatif des assemblages de module de puissance a été reproduite Fig. 8.

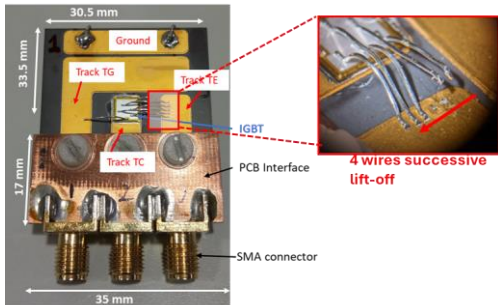


Fig. 8 : Prototypé de module de puissance à IGBT

Le substrat céramique de l'étude précédente a été utilisé. L'assemblage est composé d'un composant IGBT, brasé sur une piste. Un fil de bonding permet de relier la grille du transistor à une seconde piste. Enfin, 5 fils de liaison permettent la connexion de l'émetteur du transistor à une troisième piste. Les 3 pistes sont identifiées par les noms de connexion aux 3 métallisations spécifiques du transistor. TG, pour piste reliée à la grille TC, pour piste reliée au collecteur et TE pour piste reliée à l'émetteur. Afin de faciliter la défaillance manuelle, le gel de silicone est volontairement absent. Avec un VNA 2 ports, il

existe donc a minima 3 configurations possibles pour la mesure. 3 configurations supplémentaires sont cependant accessibles en reliant le troisième port à une charge $50\ \Omega$ au lieu de la masse, Table 1.

Table 1 : Liste de trois configurations possibles

	Port 1	Port 2	Short ou $50\ \Omega$
Configuration 1	Emitter	Collector	Gate
Configuration 2	Collector	Gate	Emitter
Configuration 3	Emitter	Gate	Collector

Lorsque l'impédance Z_{11} est tracée, pour une défaillance successive des fils de bonding de puissance et dans la configuration 1, plusieurs zones d'observation existent comme illustré Fig. 9. Elles reprennent pour partie les conclusions de la section précédente. Tout d'abord, le comportement à basse fréquence, c'est-à-dire avant la résonance, notée f_1 , présente un comportement capacitif identique, alors que des défaillances successives sont produites.

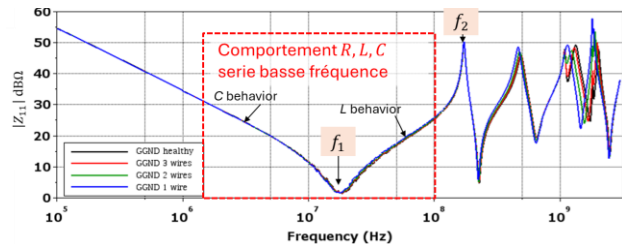


Fig. 9 : Paramètre Z_{11} avec défaillance successive des fils de bonding de puissance, pour al Grille reliée à la masse (configuration 1)

Dans une plage de fréquence spécifique comprise entre f_1 et f_2 , la rupture de chaque fil peut être devinée, sans être évidente.

A partir de f_2 et avant 1 GHz la dégradation reste visible tandis que des résonances démontrent la présence de couplages. Au-delà du GHz, les conclusions sont plus complexes. Ce qui rejoint d'ailleurs pour partie les conclusions du §3.1.

Plus particulièrement lorsque $f < f_1$, les capacités parasites typique d'un IGBT à l'état bloqué sont identifiées puis comparées aux valeurs du fabricant et à une caractérisation usuelle de type $C(V)$, réalisée au traceur de caractéristique statique Keysight B1505A, Table 2.

Table 2 : Comparaison des capacités parasites (pF)

Parasitic Cap.	VNA charac. 1 MHz	Data sheet 1 MHz	B1505A 100 kHz
C_{GC}	1242	1010	1307
C_{GE}	2618	2390	2926
C_{CE}	501	690	398

Cette identification permet de montrer la pertinence de la méthode de caractérisation proposée, en vue d'une identification d'un modèle électrique équivalent. Comme cela était attendu il est également montré que la défaillance successive des fils de bonding n'affecte pas le comportement capacitif. Les mêmes conclusions auraient pu être tirées avec le tracé des autres configurations ou d'autres paramètres Z . Cela permet également de voir que cette méthode de caractérisation nécessite d'analyser plusieurs impédances pour confirmer la signature d'une défaillance spécifique. Dans cet exemple, il s'agit de la levée successive des fils de bonding de puissance. Cet exemple a permis de définir un indicateur de défaillance plus global, et qui soit, par définition, linéairement dépendent à la dégradation de l'impédance. Dans le cas de la surveillance d'une dégradation

impactant le chemin du courant de puissance, il s'agit de déterminer l'impédance caractéristique du circuit « collecteur vers émetteur ». Dans la configuration 1, l'impédance différentielle est la somme des impédances du collecteur et de l'émetteur. L'impédance différentielle Z_{diff} est obtenue en utilisant la formule Eq. 8.

$$Z_{diff} = Z_{11} + Z_{22} - Z_{21} - Z_{12} \quad \text{Eq. 8}$$

Z_{diff} est l'impédance caractéristique du circuit affecté par la défaillance des fils de bonding. Relativement à la Fig. 1 (a), cela correspond à dire que Z_A est l'impédance de l'émetteur et Z_B l'impédance du collecteur. Eq. 8 peut aussi être écrite sous la forme suivante :

$$Z_{diff} = Z_A + Z_B \quad \text{Eq. 9}$$

L'intérêt de cette impédance différentielle dans cette configuration est d'éliminer l'influence de l'impédance liée au chemin de grille. Ici, Z_C ou Z_{12} .

Sur ce prototype, un indicateur de défaillance, FI , a été proposé. Il s'agit de l'erreur commise sur l'impédance différentielle entre état sain et état dégradé, c'est-à-dire lors de la levée successive des fils de bonding. Cela est décrit par l'équation suivante.

$$FI = Z_{diff} - Z_{diff_healthy} \quad \text{Eq. 10}$$

où $Z_{diff_healthy}$ est l'impédance différentielle à l'état sain.

Dans une étude précédente, il a été montré que cet indicateur de défaillance FI est proportionnel à la variation de l'impédance lorsqu'il y a une dégradation [16]. Il est évidemment d'autant plus grand lorsqu'une défaillance arrive.

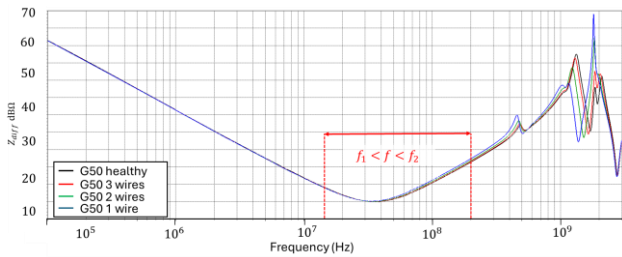


Fig. 10 : Z_{diff} pour les levées successives des fils de puissance

Le tracé de l'impédance différentielle Z_{diff} , Fig. 10, permet de suivre la variation de l'inductance au cours des défaillances successives des fils de bonding. Afin de minimiser l'influence de la maille d'impédance de la grille sur les mesures, la piste TG est reliée à une charge 50 Ω . A basse fréquence, $f < f_1$, le comportement capacitif est inchangé. Entre $f_1 < f < f_2$, la variation de comportement inductif est évidente. A plus haute fréquence, quand $f_2 < f < 2 \text{ GHz}$ la variation est très marquée.

Comme attendu, l'indicateur de défaillance FI marque une variation quasi proportionnelle lors de la défaillance et dans la bande de fréquences s'étendant jusqu'au gigahertz et en particulier lorsque $f_1 < f < f_2$. Comme illustré Fig. 11, l'indicateur permet de suivre la rupture successive des fils de bonding. Cet indicateur révèle plus nettement la perte de connexion successive des fils de puissance.

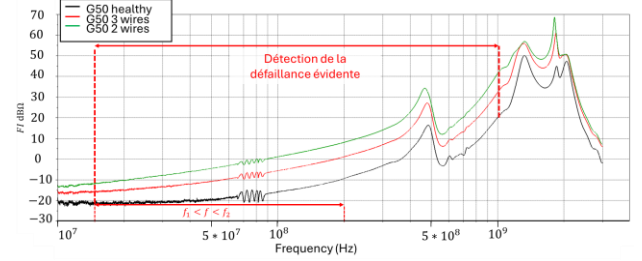


Fig. 11 : Indicateur de défaillance FI selon le nombre de fils de bondings manquants

L'emploi de l'impédance différentielle permet de n'analyser qu'une seule impédance au lieu des 4 habituelles. De plus, l'indicateur de défaillance appliqué à un prototype subissant une dégradation graduelle permet de vérifier l'état d'endommagement. À une fréquence donnée, il s'agit de l'éloignement vis-à-vis du comportement initial.

L'impédance différentielle et l'indicateur de défaillance peuvent être appliqués aux 2 autres configurations, permettant ainsi de cibler la localisation de la défaillance. Effectivement, dans notre configuration, nous avons choisi une levée des fils de bonding à partir de la piste TE. Ainsi, l'impédance entre TG et TC est a priori inchangée. La Fig. 12 illustre le tracé des trois FO appliqués aux trois configurations lorsque le dernier port est relié à une charge de type court-circuit. Du fait du comportement à priori questionnable de la charge de type court-circuit au-delà de plusieurs centaines de mégahertz, l'analyse doit être concentrée dans la bande $f_1 < f < f_2$.

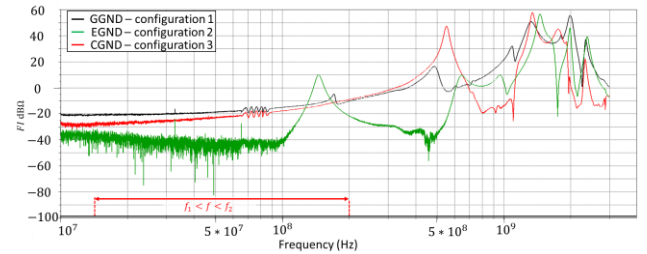


Fig. 12 : Comparaison des FI appliqués aux trois configurations

Pour un même degré d'endommagement dans cette bande, l'indicateur de défaillance de la configuration 2 est nettement inférieur aux 2 autres indicateurs, montrant ainsi que la variation d'impédance par rapport à l'état initial est plus importante lorsque l'impédance liée à l'émetteur est en jeu. Cette information donne une indication du lieu où se situe la défaillance.

La détectabilité de la défaillance particulièrement identifiable au-dessus du GHz montre l'intérêt d'une analyse très large bande de fréquence permise par le VNA. Ainsi, cela permet non-seulement de signer le processus de défaillance en comparant avec l'évolution basse fréquence du signal mais également de localiser le défaut du fait que la méthode soit multiports.

4. CONCLUSIONS

Cette étude présente une méthode originale de contrôle non destructif des assemblages de modules de puissance, applicable également aux composants discrets. Basée sur une mesure large bande de fréquence des paramètres-S, la mesure permet de suivre l'apparition d'une dégradation et son évolution. La même mesure permet de caractériser des mécanismes de dégradation différents, sur des assemblages variés.

Lorsque l'obtention des paramètres d'impédance est possible. L'analyse comparative de la variation des différentes impédances permet de statuer sur la localisation du défaut ainsi que sa nature capacitive ou inductive. Ce qui permet ainsi de discriminer pour partie le type de défaut et sa localisation. Ceci est particulièrement possible en basse fréquence, c'est-à-dire jusqu'à une valeur maximale située aux environs de 200 mégahertz généralement et peu importe les assemblages.

Sur cette zone de basse fréquence, il est également possible d'extraire un modèle équivalent électrique RLC série.

Sur la base des impédances, il est possible de calculer d'autres indicateurs tels que l'impédance différentielle ou des indicateurs de défaillance basés eux-mêmes sur l'impédance différentielle. Plus particulièrement pour l'impédance différentielle, elle a la particularité d'être proportionnelle à la défaillance. Ceci a été illustré avec une variation de comportement inductif avec une levée successive des fils de bonding.

Enfin, nous poursuivons ces travaux sur plusieurs plans. Le premier concerne la simplification du nombre de mesures à considérer. Cela rejoint également le mode de sélection d'une configuration pour l'analyse, parmi les 6 configurations possibles lorsque le système possède 3 ports de connexion. Nous développons les indicateurs de défaillance pour prédire la dégradation et les méthodes de travail sur des ensembles de données complexes. Récemment, nous avons proposé une méthode d'extraction des paramètres parasites valable jusqu'au GigaHertz et incluant la valeur de l'inductance interne.

5. REMERCIEMENTS

Ces travaux ont été financés par la Chaire d'Excellence EFICIENCE (PIA-ANR-16-IDEX-0002, projet Energy And Solution for Environment - E2S UPPA).

6. REFERENCES

- [1] H. Berg, E. Wolfgang, "Advanced IGBT modules for railway traction applications: Reliability testing", *Microelectronics Reliability* 38 (1998), pp. 1319-1323, PII S00 26-2714(98)00150-4.
- [2] F. Guérin, "Estimation de la fiabilité par les essais", *Habilitation à Diriger des Recherches*, 14 Décembre 2004, ISTIA - Université d'Angers.
- [3] M. Ciappa, "Selected failure mechanisms of modern power modules", *Microelectronics Reliability* 42 (2002) pp. 653-667, PII S00 26-2714(02)00042-2.

- [4] Smet V. et al., Ageing and Failure Modes of IGBT Modules in High-Temperature Power Cycling, *IEEE Transactions on Industrial Electronics*, Vol. 58, N°. 10, October 2011, 4931-4941.
- [5] Du M., Xin J., Wang H., Ouyang Z. Aging diagnosis of bond wire using on-state drain-source voltage separation for SiC MOSFET. *IEEE Trans. Device Mat. Rel.* 2021;21:41-47.
- [6] Dusmez S., Ali S.H., Heydarzadeh M., Kamath A.S., Duran H., Akin B. Aging precursor identification and lifetime estimation for thermally aged discrete package silicon power switches. *IEEE Trans. Ind. Appl.* 2017;53:251-260.
- [7] Yang Y.Y., Zhang P.J. A novel bond wire fault detection method for IGBT modules based on turn-on gate voltage overshoot. *IEEE Trans. Power Electron.* 2021;36:7501-7512. doi: 10.1109/TPEL.2020.3047135.
- [8] Zhou, X.; Sun, P.; Li, K.; Liu, Q.; Chen, L.; Wang, B. A Temperature-Independent Gate-Oxide Degradation Monitoring Method for Silicon Carbide Metal Oxide-Semiconductor Field-Effect Transistors Based on Turn-Off Ringing. *Electronics* 2025, 14, 771
- [9] Test & Measurement Application Note 95-1 S-Parameter Techniques, online 19/12/2022: www.ieee.li/pdf/viewgraphs/s_parameter_techniques.pdf
- [10] Reveyard T., Multiport conversions between S, Z, Y, h, ABCD, and T parameters 2018 International Workshop on Integrated Nonlinear Microwave and Millimeter-wave Circuits (INMMIC), Brive La Gaillarde, France, 2018, pp. 1-3, doi: 10.1109/INMMIC.2018.8430023.
- [11] Rolfes, Ilona & B. Schiek. (2007). Methods for the calibrated measurement of the scattering parameters of planar multi-port devices. *Advances in Radio Science - Kleinheubacher Berichte*. 5. 10.5194/ars-5-439-2007.
- [12] M. Chen, D. Pan, H. Wang, X. Wang, F. Blaabjerg and W. Wang, "Switching Characterization of SiC MOSFETs in Three-Level Active Neutral-Point-Clamped Inverter Application," in 2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019 – ECCE Asia), Busan, Korea (South), 2019
- [13] A. Gopishetti, S. Baffreau, P.-E. Vidal, C. Duchesne, T.L. Long, "Brazing failure of inner power modules' interconnects using scattering parameter characterization", *Microelectronics Reliability*, 2023, <https://doi.org/10.1016/j.microrel.2023.115116>
- [14] Heraeus Ag-free AMB and Die Top System for advanced packaging solutions, IMAPS, , From Nano to Micro Power Electronics And Packaging Workshop November 24th, 2022 Tours, France
- [15] Liu T., et. al., A New Characterization Technique for Extracting Parasitic Inductances of SiC Power Mosfets in Discrete and Module Packages Based on Two-Port S-Parameters Measurement, *IEEE Transactions on Power Electronics*, Vol. 33, N°11, November 2018
- [16] P.-E. Vidal, et. al., Wire bonding failure characterization of an IGBT based power module through impedance analysis, *Microelectronics Reliability*, Volume 168, 2025, <https://doi.org/10.1016/j.microrel.2025.115669>.