

Modélisation et mesure de la variation de température à haute fréquence d'un transistor GaN pour les onduleurs de puissance

Duc Hoan TRAN¹, Bernardo COUGO¹, Rodrigo DRUMMOND¹, Israel DIVAN¹, Gilles SEGOND¹

¹IRT Saint Exupéry, Toulouse, France

RESUME – Une variation de température significative à 50Hz a été observée dans les puces SiC utilisées dans les applications onduleurs et PFC, ce qui peut réduire considérablement la durée de vie des transistors SiC. Cependant, cette importante variation de température dans la gamme de fréquence de 1Hz à 1kHz, n'avait jamais été observée auparavant pour les HEMT GaN. Cette variation de température peut également réduire la durée de vie des transistors GaN utilisés dans les applications PFC ou onduleur ayant la fréquence fondamentale du courant au delà de quelques Hertz. Cet article montre par simulation que la température de jonction des puces HEMT GaN peut varier jusqu'à 40°C dans les applications actuelles. Pour cela, un modèle précis de pertes instantanées est utilisé pour un transistor GaN spécifique, associé à son modèle thermique. Une méthode précise d'estimation de la température dynamique et de l'impédance thermique des composants GaN est ensuite développée. Cette méthode utilise un paramètre électrique thermosensible (TSEP) pour mesurer l'impédance thermique entre la puce (DUT, Device Under Test) et le dissipateur thermique. Des mesures expérimentales du cycle thermique des puces GaN, avec un profil de pertes instantanées représentatives, sont présentées dans ce travail afin de valider le modèle d'estimation dynamique de la température de jonction et de démontrer que les cycles de puissance à haute fréquence des transistors GaN pourraient être un facteur de stress important pour le processus de vieillissement du composant GaN.

Mots-clés— Impédance thermique, cyclage thermique, cyclage de puissance, HEMT GaN, Caractérisation, Fiabilité.

1. INTRODUCTION

Les onduleurs et les PFC hautes performances sont aujourd'hui de plus en plus fabriqués avec des transistors GaN, particulièrement pour la gamme de faible et moyenne puissance dans les applications automobiles et aéronautiques. Ces composants GaN présentent de faibles pertes, mais celles-ci sont concentrées dans une fine couche de la puce, ce qui peut entraîner d'importantes variations de température pendant la période fondamentale du courant sinusoïdal de l'onduleur ou PFC. Ces variations de température sont faibles (de 0 à 40°C), mais elles sont très fréquentes (50Hz) et peuvent réduire la durée de vie d'un système intégrant ces transistors [1].

Il n'existe pas de modèle de durée de vie représentatif pour les faibles variations de température (< 30°C) à hautes fréquences pour les composants GaN. Par exemple, des modèles comme CIPS08 [2] sont valables seulement pour des variations de température supérieures à 40°C et pour les puces silicium utilisées dans des modules de puissance avec fils de « bonding ». Bien que des cycles de puissance à plus faible variations de température aient été étudiés dans [2,3], les composants utilisés dans ces méthodes sont des MOSFET SiC ou des IGBT Si. Ils ne subissent pas de conditions similaires à celles d'une application réelle et, en plus, les variations de température évaluées ne descendent pas en dessous de 30°C.

Dans la littérature scientifique, il n'existe pas de modèles représentatifs de durée de vie pour les composants GaN, concernant les cyclages thermiques haute fréquence et faible variation de température. La défaillance du composant due à des cycles thermiques peut venir de la déformation de la puce GaN ou du packaging autour de la puce. Etant donné que la plus part des transistors GaN pour l'électronique de puissance est fait avec des couches de matériaux GaN et AlGaN sur un substrat en Si, à priori les composants GaN devraient avoir des défaillances plus tôt que des composants Si, vu la différence des Module de Young des matériaux Si et GaN. Par contre, les auteurs en [4] ont montré que les composants GaN ont eu des performances bien plus élevées que les composants Si, en ce qui concerne les tests de cycles de puissance (PCT en anglais).

Avec des cycles de puissance (ou des cycles thermique) du composant GaN, le boîtier autour de la puce peut avoir des défaillances ainsi que le circuit imprimé sur lequel le composant est soudé. La référence [5] indique que les tests de cyclage de puissance (PCT) pour un composant GaN ont montré des résultats comparables à ceux des dispositifs IGBT de plages de puissance similaires, par contre des modes de défaillance différents ont été observés. Les composants IGBT ont subis des décollements du « fil de bonding », tandis que les composants GaN ont perdu leur fonction en raison des fissures des soudures entre le boîtier et les circuits imprimés.

Les auteurs en [6] ont également observé un nombre de cycles de puissance élevés jusqu'à la défaillance de composants GaN (si comparés à des composant Si). Par contre, ce nombre élevé pourrait être expliqué par la technologie de fil de bonding qu'ils ont utilisé et le fait que la vraie température de la surface du composant (connectée mécaniquement aux fils de bonding) est bien inférieure à celle mesurée pour la température de jonction par la méthode classique (en utilisant la chute de tension entre drain et source pour un courant précis).

Même si les modèles de durée de vie de composants GaN due aux cycles de puissance ne sont pas fiables, ces cycles causent des déformations du composant, de son boîtier et du circuit imprimé qui l'accueille. Pour cette raison, la première étape de la présente étude consiste à comprendre si les transistors GaN subissent des cycles de puissance rapides. Pour cela, les variations rapides de température doivent être estimées avec précision. Cette estimation peut être effectuée en disposant d'un modèle précis de pertes instantanées GaN, couplé à un modèle thermique dynamique précis des puces GaN encapsulées dans un boîtier discret standard ou dans un module de puissance, voire intégrées dans un circuit imprimé.

L'article est structuré comme suit : nous montrerons tout d'abord que des variations significatives de la température de jonction (jusqu'à 40°C) du GaN à 50Hz peuvent exister dans différentes applications. Ceci sera réalisé par la simulation de circuit utilisant une estimation précise des pertes instantanées dans les composants GaN ainsi que l'impédance thermique

issue de la fiche technique. Ensuite, le modèle d'impédance thermique d'un transistor GaN de 650V intégré dans un circuit imprimé, comme illustré à la figure 1, sera développé en utilisant une estimation classique de la température basée sur des mesures de la résistance à l'état passant du transistor GaN. Les modèles thermiques mesurés seront ensuite utilisés pour calculer la température de jonction instantanée précise. Afin de valider le modèle thermique et de montrer l'ampleur de ces variations de température à 50Hz dans un transistor GaN, nous imposerons expérimentalement des pertes dans le transistor GaN ayant une forme d'onde proche de celle simulée. Pour cela, un montage expérimental utilisant un convertisseur en pont complet sera utilisé pour imposer un courant sinusoïdal à travers une inductance et des diodes seront utilisées pour imposer une demi-période uniquement à travers les transistors GaN.

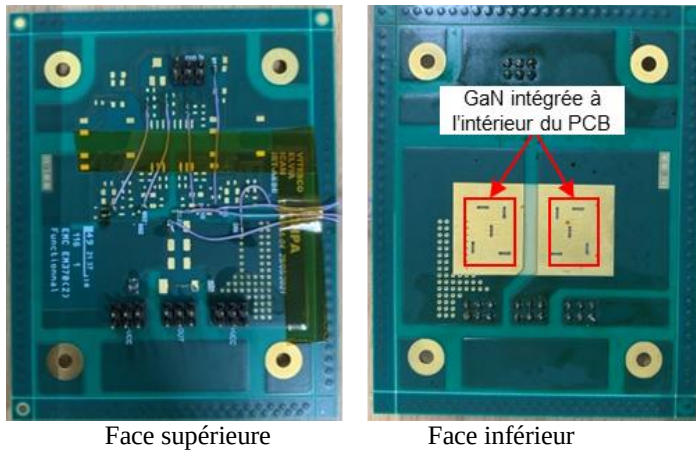


Fig. 1 – Carte électronique contenant un convertisseur demi-pont utilisant deux GaN HEMT 650V/18mΩ enfouis dans cette carte.

2. VARIATION DE LA TEMPERATURE DE JONCTION DU COMPOSANT A 50Hz

Le modèle précis des pertes instantanées (pertes de conduction et de commutation) d'un GaN ne sera pas présenté en détail dans cet article mais peut consulter dans [7]. Ce modèle, ainsi que l'impédance thermique issue de la fiche technique du composant (référence GS-065-060-5-T-A-DS de GaN Systems), sont intégrés à un circuit de simulation utilisant le logiciel PLECS. Celui-ci permet de fournir un modèle électrique et thermique couplés de ce GaN dans un demi-pont. Ce demi-pont fournit un courant sinusoïdal à une charge. En modifiant le facteur de puissance (PF) de cette charge, nous pouvons simuler l'utilisation de ce demi-pont GaN en fonctionnement onduleur ($PF > 0$) ou redresseur ($PF < 0$).

Différents paramètres du convertisseur tels que la fréquence f_{sin} et la valeur RMS I_{outrms} du courant de sortie, la tension du bus V_{dc} , le facteur de puissance PF , l'indice de modulation Mi , la résistance de grille R_g et la fréquence de commutation f_{sw} ont une influence sur les pertes instantanées dans le transistor et par conséquent sur la température de jonction instantanée T_j . Cette variation des paramètres et leur influence dans la forme d'onde de la température de jonction instantanée d'un composant SiC a été montrée en [7].

La figure 2 présente un exemple de forme d'onde simulée des pertes instantanées et de la température de jonction des deux transistors GaN d'un demi-pont pour une configuration paramétrique spécifique : $V_{dc} = 400V$, $I_{outrms} = 25A$, $f_{sin} = 50Hz$, $R_g = 10\Omega$, $f_{sw} = 50kHz$, $PF = 1$, $Mi = 0,98$. Notez que l'amplitude de la variation de température de jonction (ΔT_j) à ce

point de fonctionnement est d'environ 17°C, même si le rendement à ce point est proche de 99,2 %.

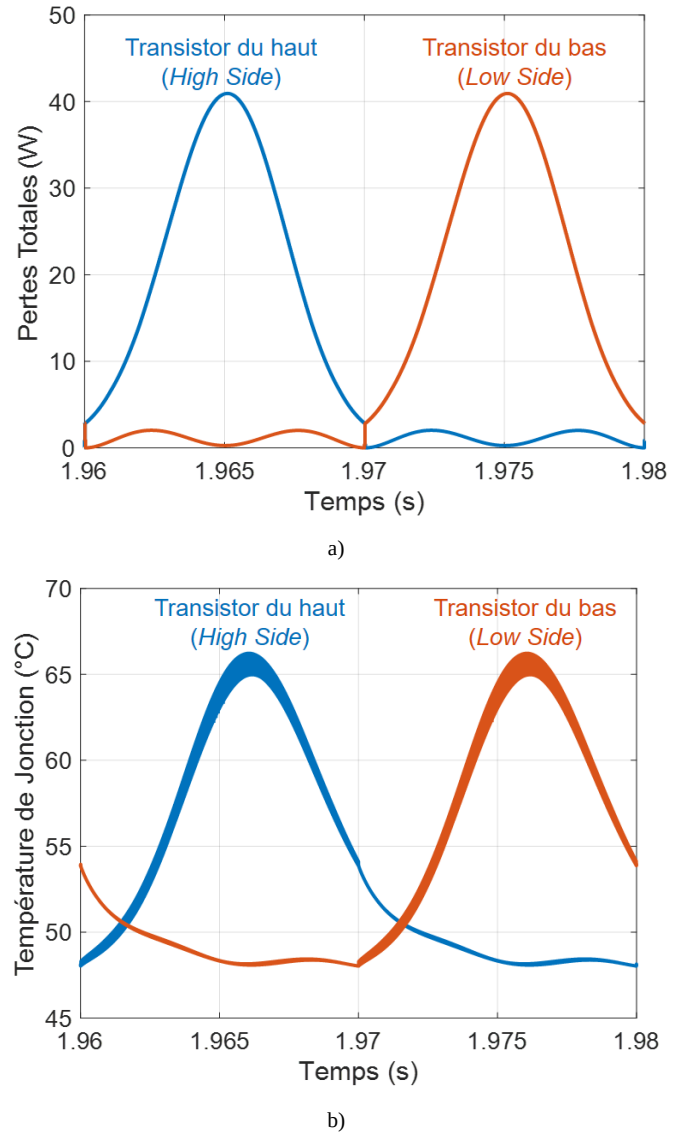


Fig. 2 – a) Pertes instantanées et b) variation de la température de jonction des transistors GaN simulés dans un demi-pont avec les paramètres suivants : $V_{dc} = 400V$, $I_{outrms} = 25A$, $f_{sin} = 50Hz$, $R_g = 10\Omega$, $f_{sw} = 50kHz$, $PF = 1$ et $Mi = 0,98$. Noter qu'il existe des variations de température d'environ 17°C dans une période de 20ms, même si le rendement de ce demi-pont est de 99,2% à ce point d'opération.

La figure 3 présente l'amplitude de la variation de température de jonction (ΔT_j) calculée pour des courants de sortie I_{out} de 0 à 30A RMS, dans une charge inductive ($PF = 0$) et pour différentes fréquences de commutation f_{sw} de 10 kHz à 200kHz. Notez que ΔT_j peut dépasser 50°C pour des courants et des fréquences de commutation élevés. Par exemple, à $I_{out} = 30A$ et $f_{sw} = 100kHz$, la puissance de sortie est de 4,2kVA et les pertes moyennes par puce ne sont que de 19W, ce qui signifie que le rendement du demi-pont est proche de 99,1%. Même avec un rendement aussi élevé, la variation de température est de 24°C, et ceci se répète 50 fois par seconde (à la fréquence fondamentale $f_{sin} = 50Hz$). Cela peut exercer une contrainte thermique importante sur le dispositif GaN et son boîtier.

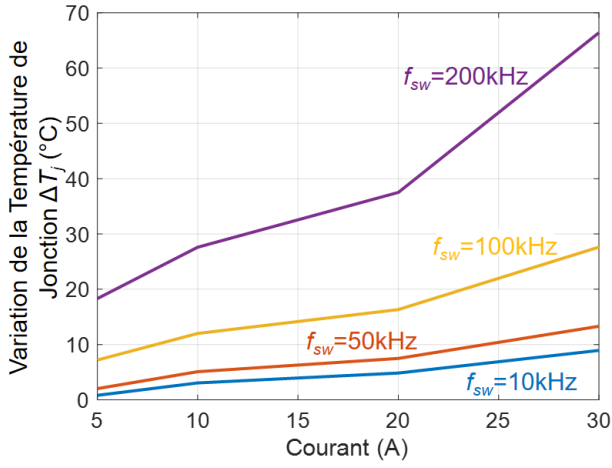


Fig. 3 – Amplitude de la variation de température de jonction simulée de transistors GaN dans un demi- pont pour différents courants de sortie et fréquences de commutation.

3. MODELE THERMIQUE DYNAMIQUE

Le modèle thermique dynamique du dispositif sous test (DUT) a été développé en utilisant une approche classique de mesure de température. Pour cela, la résistance à l'état passant R_{dsON} du composant GaN a été utilisée comme paramètre électrique thermosensible (TSEP). La figure 4 présente le banc d'essai et le circuit utilisés pour la détermination de la courbe $R_{dsON} \times T_j$ et pour la mesure de l'impédance thermique.

Le banc d'essai dans la figure 4 est composé d'une source de courant continu (CC) qui applique le courant souhaité au DUT. Comme cette source CC met du temps à stabiliser le courant, l'idée est d'atteindre d'abord le courant souhaité dans la source CC avant de le transférer au DUT. Pour cela, le transistor T_1 est bloqué et le courant circule dans les diodes (D_1 à D_4). Après environ 50ms, le courant atteint un régime permanent dans la source CC et une impulsion de contrôle est envoyée à la grille-source de T_1 pour la rendre passante pendant une durée donnée. Pendant cette impulsion, l'oscilloscope mesure la tension et le courant traversant le DUT afin de calculer les pertes et la R_{dsON} . Le contrôle de la température du DUT permet de régler la température initiale de DUT à chaque mesure et la caméra thermique est utilisée pour mesurer la température moyenne du DUT à l'état initial.

Pour déterminer la courbe $R_{dsON} \times T_j$, des impulsions de 10ms à différentes valeurs de courant ont été appliquées au dispositif GaN. La température des deux côtés de la carte contenant le HEMT GaN a été imposée par des résistances de chauffantes et mesurée par une caméra thermique. Des tests ont été effectués pour les courants déterminant R_{dsON} dans les 1^{er} et 3^{eme} quadrants (respectivement en fonctionnement direct et inverse, ou direction positive et négative). Les courbes $R_{dsON} \times T_j$ mesurées pour le 1^{er} quadrant sont présentées en figure 5, pour 3 valeurs de courant différentes : 15A, 25A et 35A. Ces courbes sont comparées avec celles données pour le GaN de référence, extraient de sa fiche technique (datasheet).

L'impédance thermique de la puce est déterminée à l'aide du même circuit montré figure 4, mais en imposant des impulsions de courant de 5s. Dans cette expérience, le circuit imprimé était fixé à un dissipateur thermique refroidi par un puissant ventilateur. Des impulsions de courant de 15 A et 25A ont été appliquées, dans les deux directions. À titre d'exemple, la figure 6 montre la tension du DUT V_{DUT} (multipliée par 100) et le courant I_{DUT} mesurés sur le composant, ainsi que les pertes calculées P_{DUT} , pour l'impulsion de 25A dans le premier quadrant.

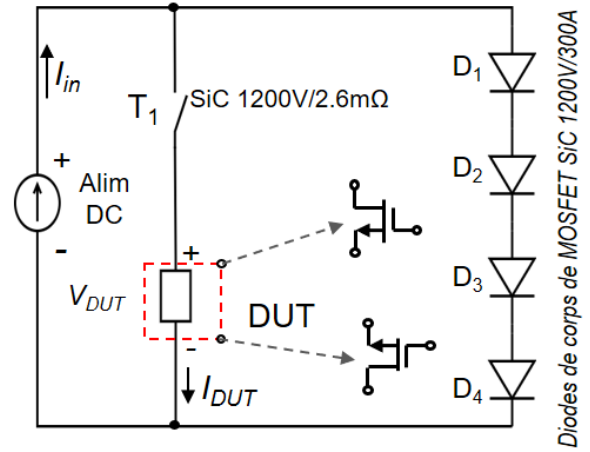
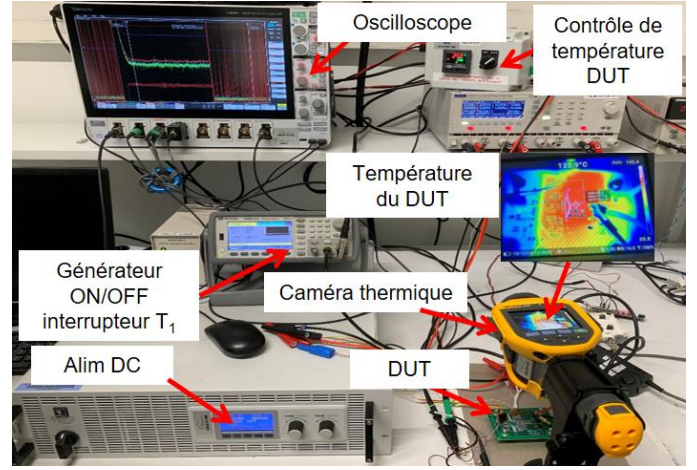


Fig. 4 – Banc de test (en haut) et circuit électrique (en bas) pour imposition de courant constant (et pertes quasi-constantes) sur puces GaN pour la caractérisation d'impédance thermique.

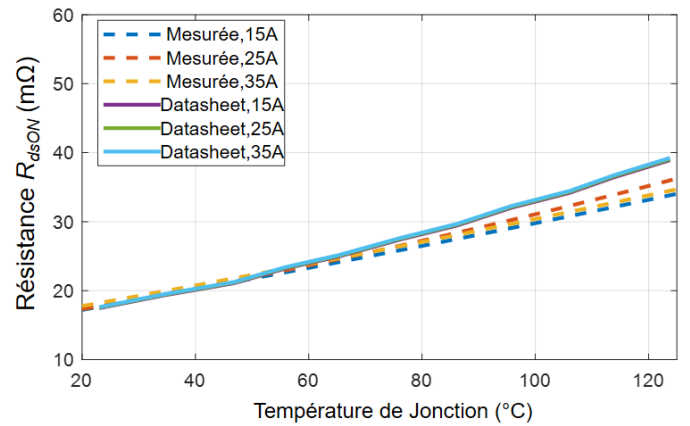


Fig. 5 – Courbes $R_{dsON} \times T_j$ du transistor GaN mesurées pour différents courants (15A, 25A et 35A) en pointillés et comparaison avec courbes données par le Datasheet (lignes continues).

Les courbes R_{dsON} sont calculées en divisant simplement V_{DUT} par I_{DUT} , comme illustré sur le graphique de gauche de la figure 7, pour les deux courant I_{DUT} (15A et 25A) dans les deux directions. On observe qu'à faible courant, les pertes sont faibles et les R_{dsON} mesurées sont identiques dans les deux directions. À courant plus élevé (25A), les pertes dans le sens inverse du courant sont plus faibles (et donc les R_{dsON}), comme prévu par la fiche technique du composant. À l'aide des courbes de la figure 6 et du graphique de gauche de la figure 7, on peut déterminer l'élévation de température de jonction de la puce GaN, comme illustré sur le graphique de droite de la figure 7.

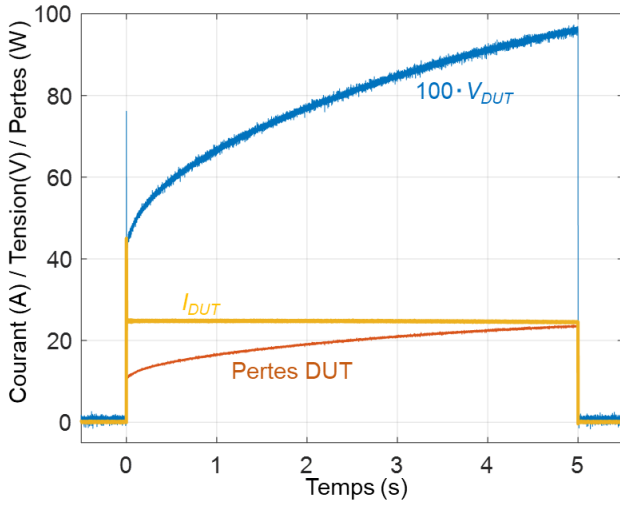


Fig. 6 – Tension mesurée V_{DUT} (multiplié par 100) et courant mesuré I_{DUT} et pertes calculées P_{DUT} dans la puce en appliquant une impulsion de 5s et courant de 25A.

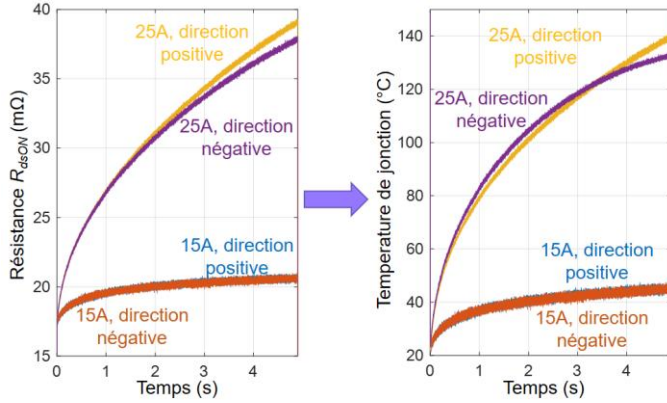


Fig. 7 – $R_{DS(on)}$ mesurée (à gauche) et température de jonction estimée T_j (à droite) pour différentes directions et valeurs de courant.

Les courbes de température de jonction sont ajustées en utilisant les courbes de pertes et un réseau RC Foster thermique d'ordre 5 (figure 8). Grâce à un algorithme d'ajustement de courbes les valeurs de RC du modèle thermique peuvent être déterminées, et par conséquent, le modèle d'impédance thermique. Les courbes d'impédance thermique calculées pour 15A et 25A (dans les deux directions du courant) et les valeurs RC « moyennes » sont présentées figure 9. Il est à noter que les courbes d'impédance thermique pour 15A et 25A, ainsi que pour les directions positive et négative, sont légèrement différentes. Cependant, cette différence est minimisée et peut être due à la précision de la mesure de tension, dont la valeur est très faible et donc au bruit important dans la mesure, ce qui peut engendrer des erreurs dans la mesure des pertes, par conséquent, dans l'estimation de l'impédance thermique.

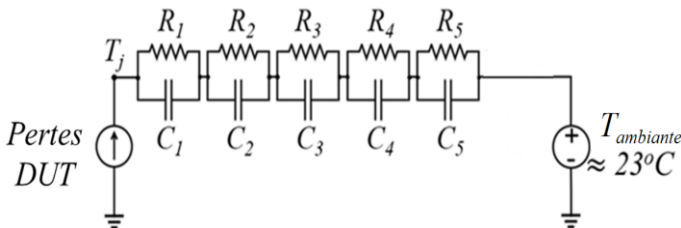


Fig. 8 – Circuit thermique RC de type Foster d'ordre 5 de la puce GaN à l'ambiant.

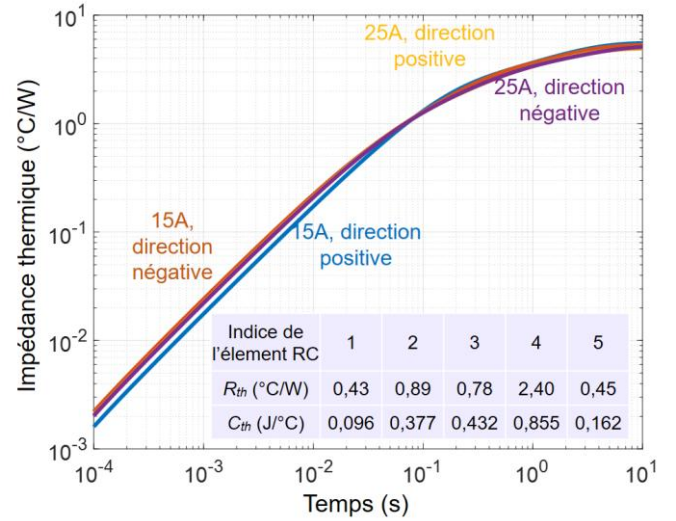
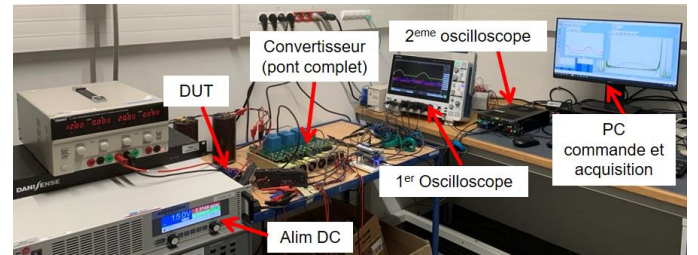


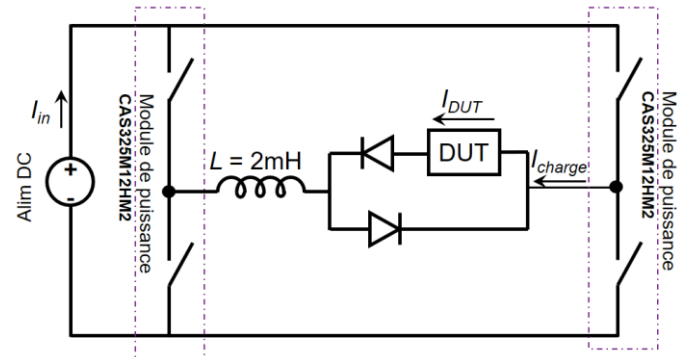
Fig. 9 – Impédance thermique estimée par mesure, pour courants en 2 directions différentes et pour 2 valeurs : 15A et 25A. Les valeurs RC du circuit thermique du type Foster d'ordre 5 du DUT sont également données.

4. RESULTATS EXPERIMENTAUX A 50HZ

Afin de montrer l'évolution dynamique de la température de jonction dans une puce GaN utilisée dans une application d'onduleur, un deuxième banc d'essai expérimental a été monté comme montré dans la figure 10.



a)



b)

Fig. 10 – Circuit électrique pour déterminer l'impédance thermique dynamique des puces GaN intégrées dans les PCB : a) banc de test, b) schéma de principe.

Dans ce test, un pont complet est utilisé pour imposer à l'inductance un courant sinusoïdal, sur lequel nous pouvons appliquer l'amplitude et la fréquence souhaitées. Grâce à l'utilisation de diodes, seule une demi-période de ce courant peut passer par le composant GaN (DUT). La forme d'onde du courant de la charge inductive ainsi que du courant qui passe par le DUT peuvent être vu figure 11. Grâce à ce circuit, les pertes instantanées du DUT sont proches (en amplitude et forme d'onde) de celles du fonctionnement réel d'un GaN dans un onduleur (voir figure 2a). Par contre, dans le test de la figure

10, le DUT ne commute pas, et par conséquent les valeurs de courant et tension (effectué par le 2^{ème} oscilloscope dans le banc de test dans la figure 10) peuvent être mesurés avec précision, et par conséquent, la résistance R_{dsON} peut être calculée à chaque valeur de courant différent de zéro. Avec la résistance R_{dsON} mesurée et les courbes de la figure 5, la température de la jonction du DUT peuvent être estimées pendant cette demi-période en état passant de courant du DUT.

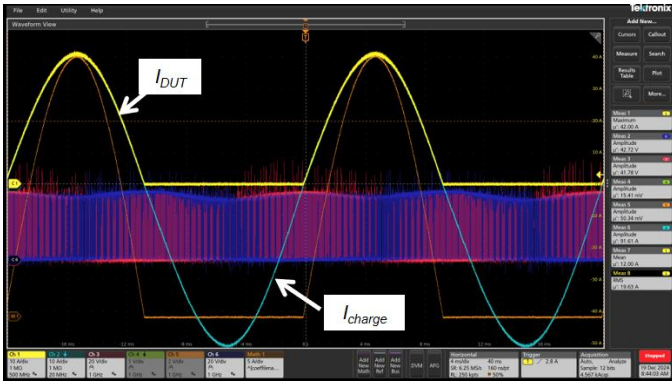
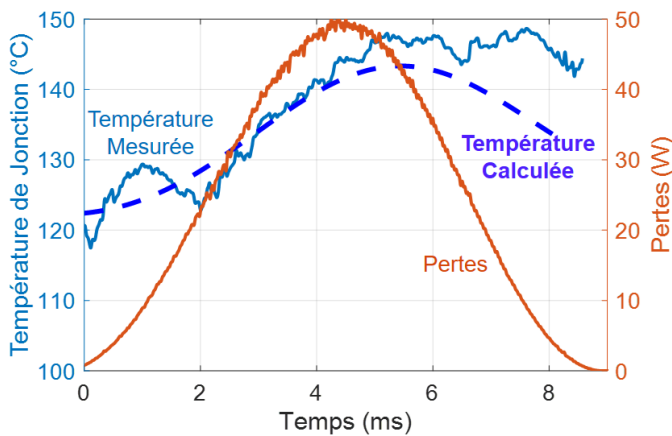


Fig. 11 – Forme d’onde de courant de charge ($F_{sin} = 50\text{Hz}$), courant demi-période de DUT et la tension de chaque bras du pont complet.

La figure 12 présente les valeurs expérimentales mesurées et calculées (simulation) pendant un peu moins d’une demi-période du courant de charge sinusoïdal. Durant cette demi-période, le courant traverse la puce GaN, ce qui permet de mesurer la valeur R_{dsON} et les pertes du DUT. Pendant l’autre demi-période, le courant sur le DUT est zéro ou très proche de zéro et par conséquent la valeur de R_{dsON} ne peut pas être mesurée. Par la valeur de R_{dsON} , nous pouvons calculer la température de jonction mesurée (courbe bleue continue). Dans cette figure, nous traçons également la température de jonction calculée en intégrant les pertes mesurées dans le modèle thermique (courbe bleue pointillée). Notez que la variation de température mesurée $\Delta T_{jmes} = 25^\circ\text{C}$ est très proche de celle simulée $\Delta T_{jmodel} = 22^\circ\text{C}$. Notez que la forme d’onde de température mesurée est proche, non pas en amplitude mais en forme, de la moitié d’une courbe de la température simulée et illustrée à la figure 2b, qui est représentative d’une application réelle.



12 – Pertes instantanées mesurées sur composant GaN (courbe orange continue) ainsi que température de jonction instantanée mesurée (courbe bleue continue) et simulée (courbe bleue pointillée), pour un transistor GaN dans une configuration où un demi-cycle d’un courant sinusoïdal traverse le transistor GaN, pour une fréquence fondamentale de 50Hz.

La valeur de la variation de température dans le GaN ($\Delta T_{jmes} = 25^\circ\text{C}$) est élevée et se produit 50 fois par seconde, ce qui peut engendrer un sérieux problème de fiabilité pour ces composants GaN intégrés dans un circuit imprimé. La durée de

vie de composants GaN enfouis dans PCB face à des variations de température de l’ordre de 10 à 50°C et à fréquence élevée ($>10\text{Hz}$) n’ont jamais été investigués et sont essentiels pour comprendre l’impact de ces cycles de puissance à la fréquence du courant sinusoïdal d’un onduleur ou redresseur.

5. CONCLUSIONS

Cet article présente une méthode d’estimation précise des variations de température des puces GaN utilisées dans les onduleurs ou PFC. La connaissance de cette variation de température est nécessaire pour l’estimation de la durée de vie des composants GaN dans les applications où le composant GaN conduit un courant sinusoïdal, tel que dans les application onduleur ou redresseur, fonctionnant à fréquence fondamentale au-delà de quelques Hertz (généralement 50Hz en Europe).

Les résultats expérimentaux ont montré la précision du modèle thermique et ont confirmé les simulations qui ont justifié, pour la première fois dans la littérature, que les variations de température des puces GaN peuvent atteindre des amplitudes proches de 25°C à 50Hz. Ces « cycles de température haute fréquence » n’avaient jamais été observés auparavant, mais ils peuvent entraîner un vieillissement rapide et des défaillances prématurées de composants GaN.

6. REMERCIEMENTS

Ce travail a été réalisé dans le cadre du projet GANRET (GaN Reliability Evaluation for Transport) porté par l’IRT Saint Exupéry. Nous remercions les membres industriels et académiques du projet GANRET pour leur soutien financier, ainsi que l’Etat français pour son appui financier via le programme France 2030 référencé ANR-10-AIRT-01.

Membres industriels de GANRET : ALTER Technology, STMICROELECTRONICS, AIRBUS DEFENCE AND SPACE, AIRBUS SAS, SAFRAN ELECTRONICS & DEFENSE, THALES ALENIA SPACE FRANCE, SCHAEFFLER (VITESCO), TRAD, NUCLETUDES, WISE INTEGRATION.

Membres académiques de GANRET : AMPERE, LAAS, IES, SATIE, CEA, ICAM, DGA, CNES,ESRF.

7. REFERENCES

- [1] C. Barbagallo, et al., On the Lifetime Estimation of SiC Power MOSFETs for Motor Drive Applications. Electronics 2021, 10, 324.
- [2] J. Lutz, C. Schwabe, G. Zeng and L. Hein, "Validity of power cycling lifetime models for modules and extension to low temperature swings," EPE'20 ECCE Europe, 2020.
- [3] F. Hoffmann, S. Schmitt and N. Kaminski, "Lifetime Modeling of SiC MOSFET Power Modules During Power Cycling Tests at Low Temperature Swings," ISPSD, 2023, pp. 294-297.
- [4] M. Goller, J. Franke, J. Lutz and T. Basler, "Power Cycling Results of Discrete Gallium Nitride Gate Injection Transistors," in 2021 23rd European Conference on Power Electronics and Applications (EPE'21 ECCE Europe), 2021.
- [5] J. Franke, G. Zeng, T. Winkler and J. Lutz, "Power cycling reliability results of GaN HEMT devices," in 2018 IEEE 30th
- [6] Rugen, Sarah & Brunko, Alexander & Hoffmann, Felix & Kaminski, Nando. (2023). Power Cycling on Lateral GaN and β -Ga2O3 Transistors. Materials Science Forum, 1092. 157-164. 10.4028/p-gv3hl2.
- [7] B. Cougo, L. M. F. Morais, G. Segond, R. Riva, and H. Tran Duc, "Influence of PWM Methods on Semiconductor Losses and Thermal Cycling of 15-kVA Three-Phase SiC Inverter for Aircraft Applications," Electronics, vol. 9, no. 4, Art. no. 4, Apr. 2020, doi: 10.3390/electronics9040620.