

Atténuation des effets de bosse induits par les pièges d'interface dans un condensateur MOS de type p

ELEUTERIO Francisco^{1 2}, LEVEQUE Jean¹, RAEL Stéphane¹, NGUYEN Ngoc Duy², VANDERHEYDEN Benoît²

¹GREEN, BP 70239, 54506 Vandœuvre-lès-Nancy, France ²Université de Liège, B-4000 Liège, Belgique

RÉSUMÉ – Le comportement d'un condensateur MOS SiOx/Si de type-p est étudié dans des conditions cryogéniques, en mettant en évidence l'impact des pièges d'interface sur ses caractéristiques C-V. À des températures cryogéniques, un effet de bosse apparaît dans la région de déplétion, lié à la dynamique lente de capture/émission des électrons par les pièges. L'étude met en évidence un effet de mémoire associé à l'historique thermique et de tension, ainsi qu'un hystérésis et une dispersion de la capacité dans la région d'accumulation. En appliquant une tension pendant le processus de refroidissement, il est possible de manipuler la tension de bande plate, offrant ainsi une stratégie pour réduire l'effet de bosse et améliorer les performances.

Mots-clés – Condensateur MOS de type p, Températures cryogéniques, Pièges d'interface, Effet d'hystérésis, Effet de mémoire.

1. INTRODUCTION

Le refroidissement cryogénique, utilisé dans des systèmes tels que les engins spatiaux ou les machines supraconductrices, offre une opportunité unique d'intégrer directement l'électronique de puissance, habituellement conçue pour fonctionner à température ambiante, dans un environnement refroidi. Une telle intégration permet d'éliminer le besoin d'isolation thermique pour maintenir un fonctionnement à température ambiante, ce qui entraîne une réduction de la complexité, de la taille, du poids et des coûts des systèmes. Le refroidissement cryogénique permet également d'améliorer les performances de dispositifs bien connus utilisés dans les applications de puissance, comme les MOS en silicium, en augmentant certains paramètres critiques tels que la tension de claquage, la mobilité des porteurs et le temps de réponse [1]. Comprendre les relations entre les propriétés physiques des matériaux et le comportement électrique des composants MOS de puissance est donc essentiel pour optimiser pleinement l'efficacité des systèmes.

Comme cela a été démontré dans des travaux antérieurs [2, 3, 4, 5], les MOSFETs jouent un rôle fondamental en tant qu'interrupteurs actifs dans les convertisseurs de puissance fonctionnant à des températures cryogéniques, constituant des dispositifs semi-conducteurs clés. Ces dispositifs sont essentiellement composés de trois éléments fondamentaux : un substrat semi-conducteur constituant la base du matériau, des régions fortement dopées pour favoriser le passage du courant, et une électrode de grille séparée du substrat par une fine couche isolante, qui permet de contrôler le canal conducteur. En raison de l'importance cruciale du condensateur métal-isolant-semi-conducteur (MOS) dans le fonctionnement de ces dispositifs, cet article se concentrera principalement sur ce composant [6, 7, 8].

Le processus de fabrication des composants MIS/MOS peut introduire des niveaux d'énergie de piège dans la bande interdite de l'isolant, ce qui engendre des instabilités telles que des courants de fuite, une augmentation des pertes de commutation, de l'hystérésis et un allongement des temps de réponse, autant de phénomènes qui nuisent à l'efficacité globale du système [9, 10, 11]. Pour mieux comprendre et atténuer ces effets, des études ont été menées sur la fabrication d'échantillons, leur caractérisation, ainsi que leur analyse électrique et thermique. Ces travaux se sont concentrés sur les effets de mémoire observés à

des températures cryogéniques dans des structures Si/SiOx, dus à la présence de pièges d'interface, avec pour objectif de développer des techniques permettant de minimiser ces effets.

2. DÉTAILS EXPÉRIMENTAUX

Des condensateurs MOS en SiOx ont été fabriqués à partir de tranches de silicium de type p (100), présentant une résistivité comprise entre 1 et 10 $\Omega.cm^{-1}$, utilisées comme substrats. Des pièces de 1,5 x 1,5 cm^2 , ont été découpées, puis nettoyées successivement à l'acétone, à l'alcool isopropylique (IPA), puis à l'eau doublement distillée (ddH2O), afin d'éliminer les contaminants organiques, la poussière et les débris de silicium générés lors du découpage. Une cible de SiO2 de 99,9 % de pureté et de 2 pouces de diamètre a été pulvérisée par radiofréquence (RF sputtering) à une pression de plasma de 10 mTorr, à l'aide d'un mélange gazeux de 20/2 SCCM d'argon et d'oxygène, pour déposer un film mince de SiOx d'une épaisseur de 113 nm. À l'aide d'un masque mécanique, des électrodes en aluminium ont été déposées par évaporation thermique, avec des surfaces de 1 x 1 mm^2 pour l'anode et de 13 x 4 mm^2 pour la cathode.

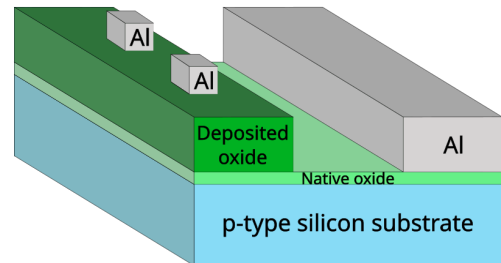
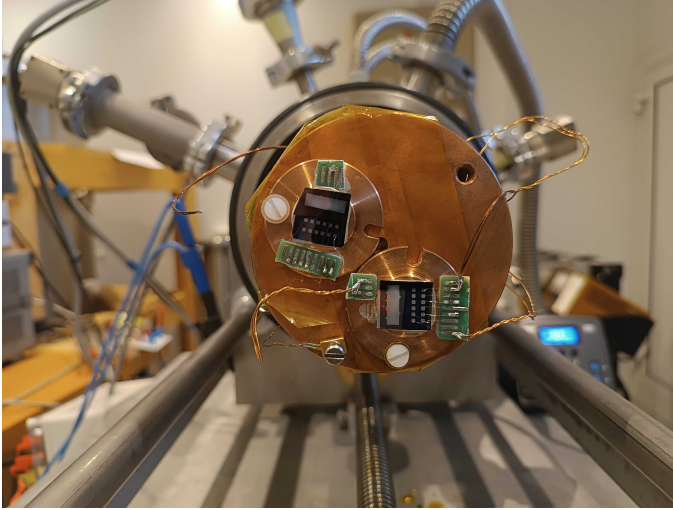


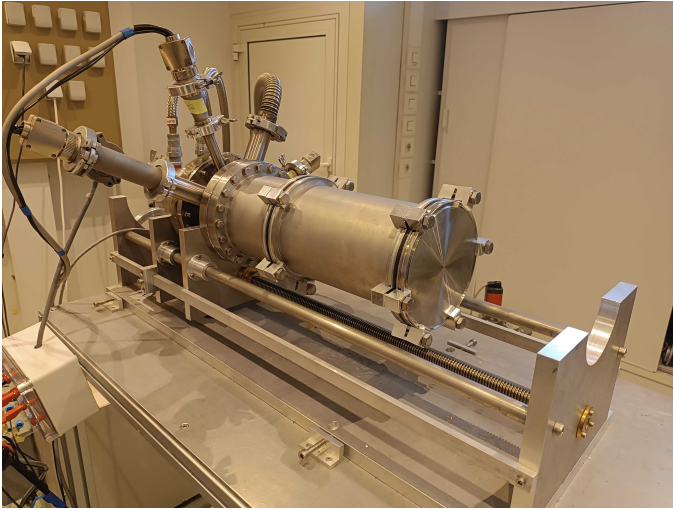
FIG. 1. Diagramme de l'échantillon.

L'échantillon a ensuite été monté dans un cryostat, avec une bande de Kapton placée entre le composant et le cryostat afin d'assurer l'isolation électrique vis-à-vis de la masse, comme illustré sur la Fig. 2a. Le contact thermique a été assuré à l'aide de graisse Apiezon N. Toutes les mesures électriques ont été réalisées à l'aide de l'analyseur d'impédance basse fréquence HP 4192A. Le balayage de la tension continue (DC) a été effectué à une vitesse de 1 V/min, et la tension alternative (AC) appliquée a été ajustée en fonction de la température, selon la relation $V_{AC} = \frac{kT}{q}$, où k est la constante de Boltzmann, T est la température de l'échantillon et q est la charge élémentaire de l'électron.

En raison des limitations de l'analyseur d'impédance à basse fréquence, principalement dues à l'impédance élevée de l'échantillon liée à ses dimensions et aux propriétés du silicium, la fréquence minimale retenue pour les mesures a été fixée à 1 kHz, afin de garantir un niveau de bruit acceptable.



(a)



(b)

FIG. 2. Système cryogénique utilisé pour refroidir les échantillons entre 293 K et 100 K. a) Doigt froid en cuivre. b) Cryostat.

3. RÉSULTATS

3.1. XRD

Des mesures de diffraction des rayons X (XRD) ont été effectuées afin d'analyser la phase cristalline et les propriétés de l'échantillon. Comme le montre la Fig. 3, un pic large a été observé à $2\theta = 23^\circ$, ce qui indique que le matériau déposé est probablement de la silice amorphe, en accord avec la carte de référence JCPDS n°850335 pour le SiO₂. Aucune information supplémentaire concernant la stœchiométrie de l'échantillon n'a pu être obtenue, car le substrat en verre utilisé pour les mesures XRD présente également un pic similaire, caractéristique du SiO₂ amorphe. De plus, la profondeur de pénétration des rayons X attendue, de l'ordre de quelques micromètres, implique que les propriétés mesurées résultent à la fois du matériau déposé et du substrat.

3.2. Mesures C-V

La Fig. 4 montre une courbe C-V à haute fréquence d'un MOS type p pour différentes fréquences à température ambiante, où l'on observe de l'hystérésis et une dispersion de la capacité d'accumulation en fonction de la fréquence. Ce sont des effets caractéristiques des pièges d'interface [12], qui apparaissent en raison du processus de fabrication, car la symétrie rompue entre le sub-

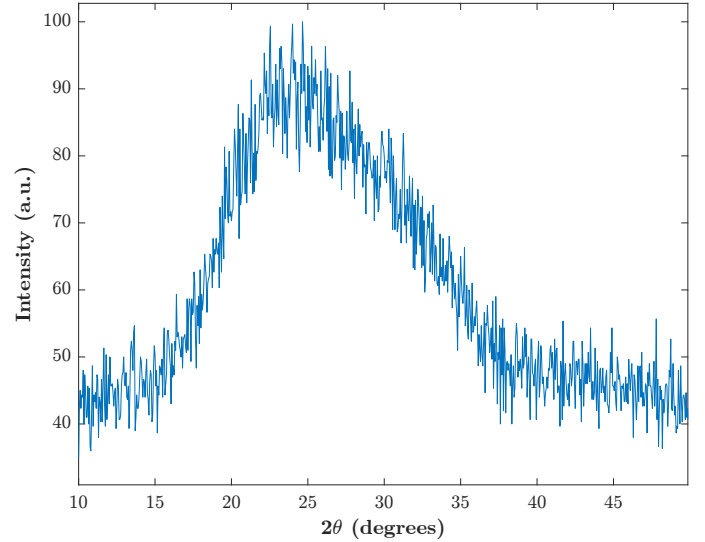


FIG. 3. Analyse XRD d'un film mince de SiO_x de 93 nm déposé sur un substrat en verre.

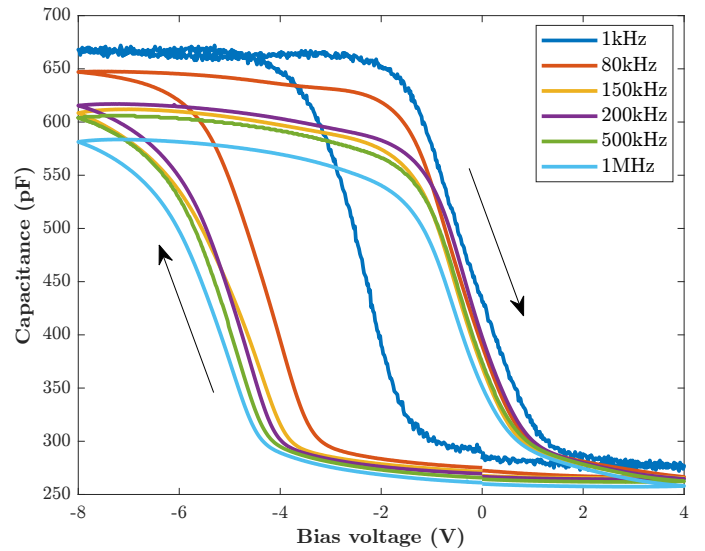


FIG. 4. T = 293 K. Capacitance mesurée en fonction de la tension DC appliquée.

strat de silicium cristallin et l'oxyde natif ou déposé amorphe peut entraîner un échec de la formation de quatre liaisons entre les atomes de silicium et les atomes voisins. Cela crée des liaisons suspendues, introduisant des niveaux d'énergie supplémentaires dans le gap de bande. Comme aucune passivation via un recuit thermique rapide n'a été effectuée pour saturer ces liaisons avec du gaz hydrogène, ces défauts persistent, entraînant des déséquilibres stœchiométriques et des problèmes liés à la charge dans le système. En supposant un temps d'émission et de capture des électrons par les pièges donné par les statistiques de Shockley-Read-Hall :

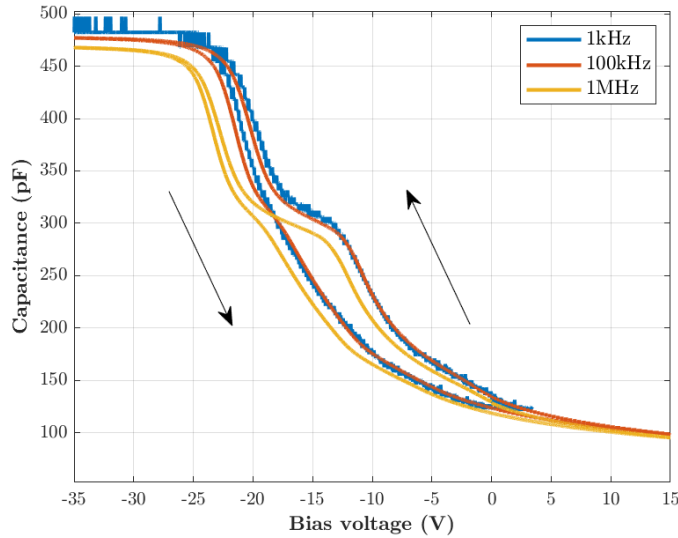
$$\tau_e = (\sigma_n \bar{v} M_c)^{-1} \exp\left(\frac{E_T}{kT}\right) \quad (1)$$

$$\tau_c = \frac{1}{c_n n_s} \quad (2)$$

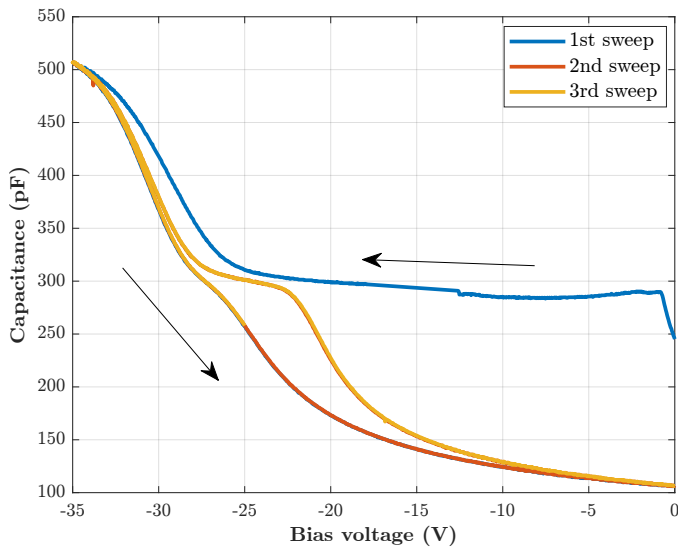
où E_T est le niveau d'énergie des pièges d'interface mesuré à partir du bord de la bande, σ_n est la section efficace de capture pour les électrons, $\bar{v}$ est la vitesse thermique des électrons, M_c est la densité d'états effective de la bande de conduction, c_n est la constante de capture et n_s est la densité d'électrons libres à la

surface. Les équations ci-dessus indiquent que le temps d'émission des électrons dépend fortement de la température. À mesure que la température de l'échantillon diminue jusqu'aux niveaux cryogéniques, le taux de recombinaison des pièges en raison du temps de réponse des pièges devrait être considérablement affecté.

3.3. Température cryogénique



(a)



(b)

FIG. 5. Courbes C-V à $T = 100\text{K}$. a) Comportement de la capacité mesurée entre 1 kHz et 1 MHz. b) Effet de mémoire observé lors de la comparaison de balayages successifs.

Lors du refroidissement, une amélioration est détectée car les courbes deviennent moins dépendantes de la fréquence, illustrée dans la Fig. 5a par une hystérésis réduite et une dispersion de la capacité d'accumulation diminuée. Néanmoins, de nouvelles sources d'instabilité apparaissent, telles que dans la région de déplétion où un effet de bosse se produit lors du balayage de tension négative, provoquant une capacitance mesurée presque constante sur une plage de $\Delta V_{bias} = 4\text{V}$. À partir de (1), le temps d'émission des électrons à partir des pièges augmente de manière exponentielle à mesure que la température de l'échantillon diminue. Accompagné d'un temps de capture plus long, attribué à la concentration réduite d'électrons à la surface, un

taux de recombinaison net plus faible, dû à l'augmentation des constantes de temps, est attendu par rapport à la température ambiante dans la région de déplétion. Lorsque les niveaux d'énergie des pièges d'interface se rapprochent du niveau de Fermi pendant le balayage de la tension de l'inversion à l'accumulation dans des conditions quasi-statiques, les faibles courants de génération et de recombinaison dus à l'augmentation des constantes de temps, combinés à la grande disponibilité des pièges non occupés en raison de leur densité, provoquent une condition hors d'équilibre entraînant l'apparition d'un effet de bosse [13]. Ce phénomène hors d'équilibre fait en sorte que l'impact des pièges dans la région de déplétion soit plus influencé par la tension appliquée que par la fréquence.

De plus, un effet de mémoire à température cryogénique lié aux mesures précédentes à cette température est observé. Plus précisément, la première mesure effectuée après que l'échantillon ait terminé son processus de refroidissement de 293 K à 100 K présente un effet de bosse plus long par rapport aux mesures précédentes, comme montré dans la Fig. 5b. Des variations de la capacitance allant jusqu'à 200 pF dans la région d'accumulation peuvent également être observées une fois que l'échantillon revient à température ambiante, en fonction des conditions de température et de tension antérieures. Cela soulève la question de la faisabilité de la réduction des effets des pièges d'interface à température cryogénique en régulant la tension appliquée à l'échantillon avant ou pendant le processus de refroidissement. La Fig. 6 montre les courbes C-V à 100K pour différentes valeurs de la tension appliquée pendant le refroidissement de 293K jusqu'à 100K. Comparé au cas où l'échantillon se refroidit avec 0V appliqué, il devient possible de déplacer la tension de bande plate de manière positive ou négative en fonction de la tension appliquée. En analysant les courbes C-V, il semble que la tension nécessaire pour augmenter positivement la tension de bande plate soit fortement liée à la région d'accumulation à température ambiante, comme montré dans les Fig. 4 et Fig. 5a. En analysant l'influence de la tension appliquée pendant la phase de refroidissement, une sorte d'effet boomerang non linéaire est observé dans le déplacement de la tension de bande plate, qui semble atteindre une saturation vers une valeur plus positive autour de -6 V. De plus, même si des phénomènes typiques des états de surface, comme l'étirement, continuent d'apparaître, les courbes après traitement montrent un comportement de bosse différent par rapport aux courbes non traitées précédentes. Une réduction de l'hystérésis et de la bosse peut être obtenue, comme le montre la courbe à -6V de la Fig. 6.

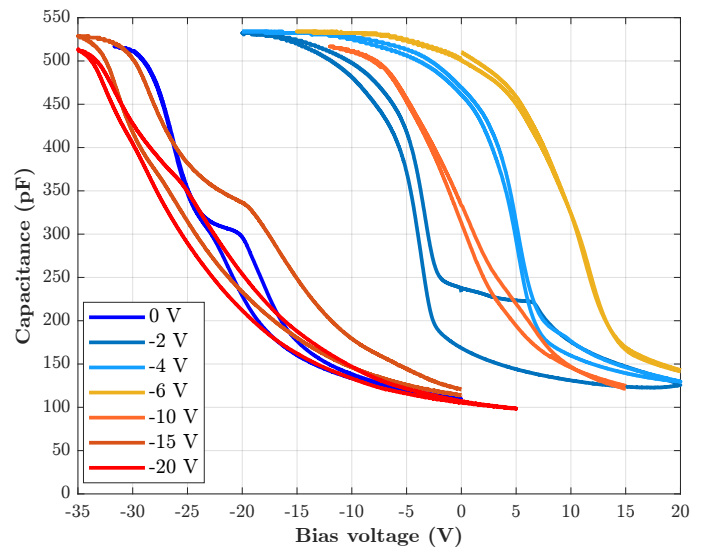


FIG. 6. $T = 100\text{K}$. Comportement de la capacitance mesurée de l'échantillon avec une tension continue appliquée pendant le processus de refroidissement.

4. CONCLUSION

L'apparition d'un effet de mémoire, lié aux conditions de température et de tension antérieures, est explorée en appliquant une tension continue aux échantillons pendant le processus de refroidissement. Les courbes C-V après traitement ont démontré le potentiel de réduction de l'hystérésis, des décalages de la tension de bande plate et de l'effet de bosse à des températures cryogéniques.

5. RÉFÉRENCES

- [1] Handong Gui, Ruirui Chen, Jiahao Niu, Zheyu Zhang, Leon M. Tolbert, Fei Fred Wang, Benjamin J. Blalock, Daniel Costinett, and Benjamin B. Choi. Review of power electronics components at cryogenic temperatures. *IEEE Transactions on Power Electronics*, 35(5) :5144–5156, 2020.
- [2] M. Elbuluk and A. Hammoud. Power electronics in harsh environments. In *Fourtieth IAS Annual Meeting. Conference Record of the 2005 Industry Applications Conference, 2005.*, volume 2, pages 1442–1448 Vol. 2, 2005.
- [3] Kaushik Rajashekara and Bilal Akin. A review of cryogenic power electronics - status and applications. In *2013 International Electric Machines & Drives Conference*, pages 899–904, 2013.
- [4] Hendrik Schefer, Wolf-Rüdiger Canders, Jan Hoffmann, Regine Mallwitz, and Markus Henke. Cryogenically-cooled power electronics for long-distance aircraft. *IEEE Access*, 10 :133279–133308, 2022.
- [5] Abdelrahman Elwakeel, Neville McNeill, Rafael Peña Alzola, Ravi Kiran Surapaneni, Gowtham Galla, Ludovic Ybanez, Min Zhang, and Weijia Yuan. Design and testing of isolated gate driver for cryogenic environments. *IEEE Transactions on Applied Superconductivity*, 34(3) :1–4, 2024.
- [6] C. Hu. *Modern Semiconductor Devices for Integrated Circuits*. Prentice Hall, 2010.
- [7] E.H. Nicollian and J.R. Brews. *MOS (Metal Oxide Semiconductor) Physics and Technology*. Wiley, 2002.
- [8] S.M. Sze and K.K. Ng. *Physics of Semiconductor Devices*. Wiley, 2006.
- [9] Atsushi Sakai, Katsumi Eikyu, Kenichiro Sonoda, Kenichi Hisada, Koichi Arai, Yoichi Yamamoto, Motoaki Tanizawa, and Yasuo Yamaguchi. Impacts of the 4h-sic/sio2 interface states on the switching operation of power mosfets. In *2015 International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*, pages 64–67, 2015.
- [10] Xiao Shen and Sokrates T. Pantelides. Identification of a major cause of endemically poor mobilities in sic/sio2 structures. *Applied Physics Letters*, 98(5) :053507, 02 2011.
- [11] S. Salimy, F. Challali, A. Goullet, M-P. Besland, M. Carette, N. Gautier, A. Rhallabi, J. P. Landesman, S. Toutain, and D. Averty. Electrical characteristics of titao thin films deposited on sio2/si substrates by magnetron sputtering. *ECS Solid State Letters*, 2(3) :Q13, jan 2013.
- [12] Aditya K. Bhat, Hyun-Seop Kim, Abhishek Mishra, Matthew D. Smith, Michael J. Uren, and Martin Kuball. Analysis of interface trap induced ledge in β -ga2o3 based mos structures using uv-assisted capacitance–voltage measurements. *Journal of Applied Physics*, 135(19) :195704, 05 2024.
- [13] A. Goetzberger and J.C. Irvin. Low-temperature hysteresis effects in metal-oxide-silicon capacitors caused by surface-state trapping. *IEEE Transactions on Electron Devices*, 15(12) :1009–1014, 1968.