

Tenue aux Décharges Partielles de Géométries Typiques de PCB

Paul SCHMIDT^{1,2}, Pascal RAIN¹, Stéphane CATELLANI²

¹ Univ. Grenoble Alpes, G2Elab, CNRS, Grenoble INP, 38000 Grenoble, France

² Univ. Grenoble Alpes, CEA, Liten, Campus INES, 73375 Le Bourget du Lac, France

RESUME – L'amélioration des convertisseurs d'électronique de puissance (EP), stimulée par l'intégration des composants grand gap (WBG) et l'évolution vers la moyenne tension (MV), accroît les contraintes diélectriques sur les circuits imprimés (PCBs). Au-delà d'un certain seuil de tension, des décharges partielles (DPs) apparaissent, accélérant fortement la détérioration des PCBs. Les tensions d'apparition des décharges partielles (TADP) ont été mesurées sur des géométries typiques de PCBs (pads, pistes internes, pistes recouvertes de vernis). Les DPs ont été observées grâce à une caméra avec intensificateur d'image. Les pads dont les coins sont arrondis de 1.5 mm, présentent des gains en tension de 25%, par rapport aux pads carrés initiaux. Pour des pistes internes, accroître les distances d'isolation conduit à un gain de 103%. Cependant, la proximité avec l'air peut entraîner des DPs. Pour les applications de vernis, en doublant l'épaisseur un gain de 17% est obtenu, et 28% une fois triplée.

Mots-clés—PCB, géométries typiques, pad, décharges partielles, DP, TADP, 50 Hz, dV/dt.

1. INTRODUCTION

Dans le contexte de la transition énergétique, l'augmentation des puissances installées des sources renouvelables, l'amélioration en efficacité des convertisseurs statiques et l'interopérabilité des réseaux alternatifs (AC) et continus (DC), suggèrent un déploiement important de l'EP sur les réseaux électriques MVAC et MVDC. À l'origine, le PCB est un outil dans la conception électronique, servant de support aux liaisons conductrices entre les composants. En plus de la grande flexibilité accordée aux concepteurs, le PCB est un objet bon marché, reproductible et pourvu de bonnes propriétés diélectriques. Ainsi, repousser les limites des PCB est un sujet déjà étudié, pour des utilisations à haute température, en environnement salin ou encore en haute atmosphère. Les problématiques d'isolation des PCB sont également à investiguer, d'une part en raison de la montée en tension des composants, d'autre part en raison de l'augmentation des champs électriques locaux renforcés par la miniaturisation des équipements, et l'utilisation de structures complexes qui conduit à réduire les distances d'isolation. Ainsi, les derniers transistors grands gaps tendent à apparaître en moyenne tension au sein de boîtiers montés en surface (CMS), comme le 3,3 kV G2R120MT33J de GeneSiC[®], commercialisé en boîtier TO-263. Néanmoins, les PCBs comportent des faiblesses propres au domaine de la MV, et ces nouveaux transistors ne possèdent aucune spécification quant à l'empreinte de connexion. Des normes de routage, comme l'IPC2221, servent usuellement de guide dans la conception de PCBs. Cependant, ces normes se limitent à des niveaux de tension faibles, ce qui nécessite d'extrapoler ces valeurs vers la MV. Connu de la littérature, le

point triple constitue la rencontre, en un point ou un contour, de 3 milieux distincts que sont : la métallisation, l'isolant solide du support et l'isolant de l'encapsulant. Ce dernier peut être solide, liquide ou gazeux. Dans le cas des PCBs standards, il s'agit simplement d'air. Ces points triples sont souvent des zones de renforcement du champ électrique, même en l'absence de défauts de type pointes en bordure du conducteur. Ils peuvent être ainsi le siège de DPs. Les DPs sont un des mécanismes de dégradation pouvant conduire à plus ou moins long terme à une rupture de l'isolation. Elles apparaissent à partir d'une certaine tension, la tension d'apparition des décharges partielles (TADP). Sous tension AC, la caractérisation de DPs sert au diagnostic des équipements électrotechniques.

Ainsi, les faiblesses des PCBs, couplées à une utilisation en MV, s'accompagnent de DPs, et donc de potentiels dégradations de l'isolation. C'est pourquoi, Song et al. [1] se focalisent sur la nature des dégradations au sein de l'isolation des PCBs, comme l'analyse de figures d'arborescences engendrées par des DPs. De même, Zeynali et al. [2] s'intéressent à la fiabilité des vernis de tropicalisation (« conformal coating »), face à la présence de polluants, ou de particules conductrices, localisés en surface. Pour pallier ces problèmes, ce sont majoritairement des méthodes de réduction du champ électrique autour du point triple qui sont mises en place, en jouant sur la structure des PCBs. Ainsi des structures du type « field-grading » sont élaborées pour des applications de : modules de puissance, avec Escrivà et al. [3], Bruyère et al. [4] ou Cairnie et al. [5] ; bus barre PCB 16 kV et 24 kV avec Ravi et al. [6], et Stewart et al. [7]. Les structures « capacitive grading » permettent de réduire le renforcement du champ au niveau du point triple. Par ailleurs, la courbure des soudures servant de connexion aux composants CMS et traversant est investigué par Capineri et al. [8].

L'objectif de cet article est de mettre en évidence les faiblesses de géométries courantes des PCBs par visualisation et mesure de l'activité des DPs. La section II fournit des informations détaillées sur les objets étudiés ainsi que le dispositif de caractérisation de DPs. La section III présente les résultats sous sinus 50 Hz. La section IV regroupe les résultats des pads sous impulsions de différents dV/dt. La section V constitue la conclusion et les perspectives.

2. APPROCHES EXPERIMENTALES

2.1. Objets d'études

Cet article étudie des PCBs standards de 2 couches et 4 couches. Deux des trois géométries proviennent du même fournisseur. Seul l'objet piste en surface a été conçu et réalisé en interne. Le premier objet d'étude est le pad présenté Fig. 1a. Le

second objet consiste en des bandeaux face-à-face schématisé Fig. 1b. Enfin, la dernière géométrie est l'objet piste parallèles recouvertes, visible Fig. 1c. Tous les objets sont présentés avec leurs paramètres géométriques : rayon de courbure, distance d'isolation, épaisseur de vernis.

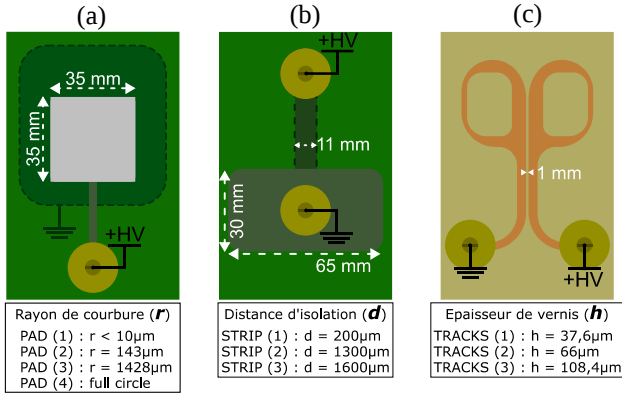


Fig. 1. Schéma vue de dessus des PCBs étudiées : (a) pads, (b) bandeaux, (c) pistes.

Les pads sont des géométries fréquemment rencontrées qui consistent en une surface métallique au contact avec l'environnement, l'air dans notre cas. Ils servent à la connexion des composants CMS. Le paramètre essentiel ici est le rayon de courbure sur les 4 coins du pad. Comme indiqué dans la légende, trois pads carrés avec trois rayons de courbure (r) différents, ainsi qu'un pad circulaire, ont été définis. Tous s'inscrivent dans le même carré de 35x35 mm, et d'épaisseur 35 μm . PAD-1 représente le pad de référence à angle droit dont le rayon mesuré est inférieur à 10 μm . Le rayon de courbure varie ensuite de 143 μm (PAD-2) à 1428 μm (PAD-3). Le dernier pad (PAD-4) est constitué d'un disque de 35 mm de diamètre. La haute tension (HT) est appliquée sur le pad par l'intermédiaire d'une piste vernie. Une électrode de masse, vernie, est placée à l'opposé du pad, sur la face inférieure. Afin d'éviter l'apparition de DP's au niveau des connexions, des connecteurs sphériques en laiton sont utilisés, réduisant le champ électrique dans les zones de points triples au niveau des connexions.

La complexité et l'optimisation des structures des PCBs, entraînent la présence de plans conducteurs inter-couches qui se font face. Présenté Fig. 1b, le second objet concerne cette configuration, avec différentes distances (d) entre les électrodes au travers du matériau isolant. L'électrode de masse se positionne toujours sur la face supérieure. Ainsi, STRIP-1 est un PCB 4 couches qui place la bande HT sur la première couche interne, à une distance de 200 μm de l'électrode de masse. STRIP-2 est également réalisé avec un PCB 4 couches, mais avec la bande HT à la couche suivante, donc à une distance de 1300 μm de la masse. Quant à STRIP-3, il présente la plus grande distance, qui est de 1600 μm , ceci correspondant à l'épaisseur standard d'un PCB 2 couches. L'électrode HT est donc placée sur la face inférieure, et recouverte d'un vernis de tropicalisation.

La dernière géométrie, illustrée sur la Fig. 1c, consiste en l'association de pistes parallèles recouvertes de vernis de tropicalisation. Cette configuration permet d'étudier l'influence de l'épaisseur de vernis. Les vernis de tropicalisation sont une question importante à considérer. Malheureusement, la plupart des fabricants de PCBs ne proposent pas aujourd'hui des applications de vernis sur mesures. C'est pourquoi, il a été décidé de fabriquer des PCBs 1 couche nus (FR4 + cuivre), et de les envoyer à une société spécialisée dans le vernissage de PCBs. Comme présenté dans la légende de la Fig. 1, trois PCBs avec

trois épaisseurs (h) de vernis de tropicalisation ont été étudiés. TRACKS-1 présente une épaisseur de vernis de 37,6 μm . Pour TRACKS-2, l'épaisseur est presque doublée, atteignant 66 μm . TRACKS-3 possède l'épaisseur la plus élevée, avec 108,4 μm . L'espacement entre les électrodes est fixé à 1 mm. Le vernis est un revêtement type DCA (« Dual Cure Agent ») en silicone modifié (SCC3), et de constante diélectrique de 3,95 à 1 MHz en conditions ambiantes.

2.2. Dispositif de mesure de DP's & procédures

Ce dispositif de caractérisation, également utilisé dans Dorji et al. [9], est présenté Fig. 2. Le DUT (« Device Under Test ») est situé à l'intérieur d'une cage de Faraday opaque, préservant le matériel de visualisation sensible de la lumière ambiante. Celui-ci se compose d'une caméra avec un dispositif à transfert de charges (CCD) couplé à un double étage d'intensification, et d'un système de visualisation. Ce dispositif sert principalement à la détection et à la localisation des DP's.

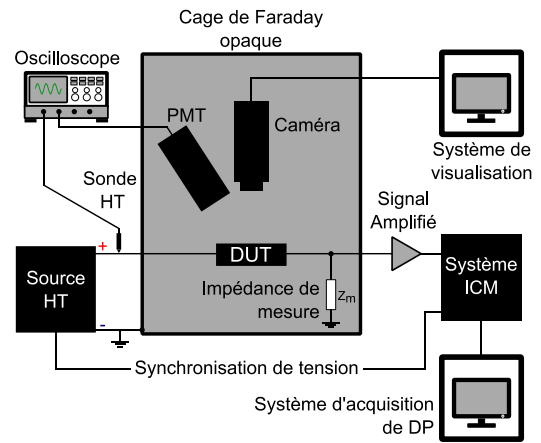


Fig. 2. Schéma des équipements utilisés pour la mesure des DP's.

En complément de ce dispositif optique, les DP's sont détectées et mesurées par un système commercial, le ICMSystem™ de Power Diagnostix®. Ce dispositif permet la génération de patrons de DP's. Ces patrons servant à déterminer le type de défaut, sont communément appelés dans la littérature : PRPD (« Phase-Resolved Partial Discharge »). Concernant les sources de tension, la source sinusoïdale est constituée d'un transformateur, sans DP's jusqu'à 56 kV_{c-c}, alimenté par un signal sinusoïdal à faible bruit et faible distorsion, fourni par un GBF via un amplificateur linéaire. La sensibilité de la mesure est fixée à 0,3 pC.

Pour les essais impulsionnels, le transformateur est remplacé par un module « push-pull » Behlke® 30 kV/30 A, le HTS301-03-GSM. Celui-ci est connecté à une alimentation DC Spellman SL600 20 kV. Ce module est piloté par un signal logique (TTL) modulable en fréquence et rapport cyclique. La sortie du module génère ainsi des impulsions unipolaires. Une résistance en série avec la puissance permet de modifier la valeur du dV/dt. Est également ajouté en série un condensateur HT de 22 nF, afin d'obtenir des impulsions bipolaires, par filtrage de la composante continue. Au vu du courant de commutation important d'origine capacitif, la mesure électrique utilisée pour le sinusoïdal est délaissée au profit d'une mesure optique immunisée, fournie par un photomultiplicateur (PM).

Les procédures de mesure de TADP, utilisées en sinusoïdal et en impulsionnel, s'inspirent de la norme IEC60270. Celles-ci consistent en l'application de plateaux de tension chronométrés, et augmentés de 300 V_{c-c} chaque minute. Pour le sinusoïdal, la TADP est considérée atteinte pour un nombre minimum de

10 DP's durant un plateau. Elle est alors exprimée en tension crête-à-crête (V_{c-c}). Trois mesures successives de TADP sont effectuées sur un échantillon, et répétées pour trois échantillons. Un temps de repos de 5 min est respecté entre chaque mesure.

L'impulsionnel suit la même démarche, à la différence près que la TADP est atteinte dès lors que les DP's se stabilisent autour des fronts. Le temps de montée (à 10%-90%) pour un front montant, ainsi que la tension V_{c-c} sont relevés. Ce sont toujours trois mesures de TADP qui sont réalisées pour un échantillon. À noter que seuls deux échantillons sont étudiés dans le cas de l'impulsionnel.

3. RESULTATS SOUS SINUS 50 Hz

3.1. Résultats de la géométrie PAD

La tension de sortie de la source HT 50 Hz, est graduellement augmentée jusqu'à voir apparaître les premières DP's, à une amplitude de 200 pC. Pour les pads de forme carrée (de PAD-1 à PAD-3), les DP's se localisent premièrement sur un ou plusieurs coins. Puis, à mesure que la tension augmente les 4 coins deviennent visibles, comme le montre la Fig. 3a. À partir de 6,2 kV_{c-c}, c'est tout le contour de la géométrie qui génère des DP's, avec différentes intensités et localisations qui évoluent en permanence. Concernant le PAD-4, la Fig. 3b montre le pad circulaire se dessiner sous l'apparition des DP's. Contrairement aux autres pads, c'est tout le cercle qui décharge directement.

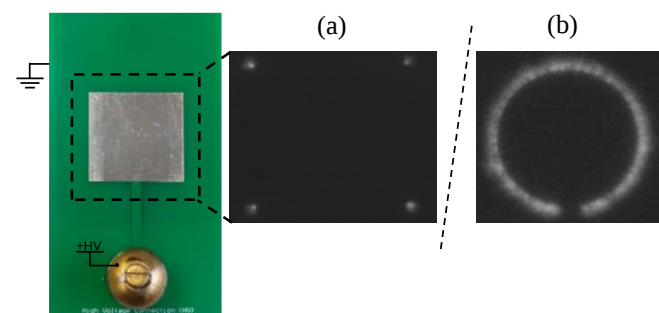


Fig. 3. Visualisation des DP's : (a) coins du PAD-1 sous 5,1 kV_{c-c} ; (b) contour circulaire du PAD-4 sous 7 kV_{c-c}.

Ainsi, il est démontré que les DP's apparaissent à plus basse tension dans les coins. Les mesures de TADP sont données dans le Tableau 1, avec les écarts types et les gains en tension obtenus par rapport au PAD-1.

Tableau 1. TADP des géométries PAD sous sinus 50 Hz.

	PAD-1	PAD-2	PAD-3	PAD-4
Moyenne (V_{c-c})	4370	4850	5470	6915
Ecart type	±10%	±4%	±2%	±3%
Gain en tension	0%	+11%	+25%	+58%

Les résultats montrent une augmentation de la tension d'apparition avec le rayon de courbure. PAD-1 a une TADP moyenne mesurée à 4370 V_{c-c}, où PAD-2 atteint 4850 V_{c-c}, résultant en un gain de 480 V_{c-c} (+11%). PAD-3 possède une plus grande TADP, de 5470 V_{c-c}, l'écart avec PAD-1 est alors de 1100 V_{c-c} (+25%). Pour PAD-4, il s'agit de la plus haute TADP, avec 6915 V_{c-c}, et donc un gain de 2545 V_{c-c} (+58%). Ces résultats démontrent une solution simple pour repousser les

dégradations induites par des DP's, préservant ainsi les PCB's à des niveaux de tension plus élevées. La limitation de cette solution réside dans la place requise pour les empreintes, sachant qu'arrondir les coins demande davantage de place pour souder des composants. Un compromis doit donc être recherché.

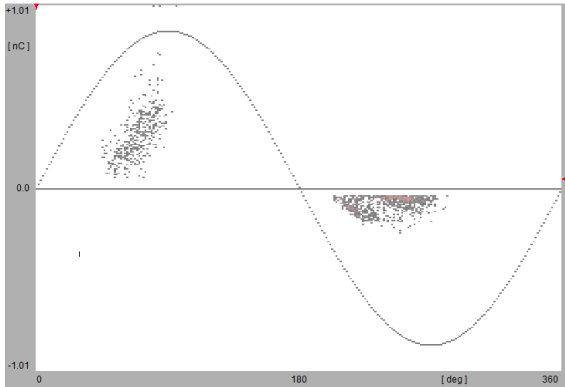


Fig. 4. Patron de DP's du PAD-1 à 5,6 kV_{c-c}.

La Fig. 4 présente le patron de DP's obtenu pour le PAD-1 à +30% de la TADP. La polarité des DP's suit la même la polarité que le signal sinusoïdal, on parle de charges symétriques. Ceci justifie bien l'apparition des DP's sur l'électrode nue sous HT, comme le montrent les images de la Fig. 3. Leur positionnement au sein de la phase révèle deux zones distinctes, une première sur la partie ascendante de la tension, entre 0° et 90°, et une seconde sur la partie croissante négativement, de 180° à 270°. L'amplitude des DP's dans la phase positive est plus importante, s'étalant davantage. Contrairement à la partie négative où celles-ci sont plus concentrées à des niveaux de charge plus bas. Ce patron est le même pour les autres pads.

Nous pensons avoir une explication concernant l'apparition des premières DP's dans les coins des pads. En effet, sauf pour le PAD-1 avec des angles vifs, le champ aux bords des pads est déterminé par l'épaisseur de métallisation, soit 35µm. Celui-ci devrait être le même sur tout le pourtour (coins inclus), au moins pour les rayons de 143 µm et 1,43 mm. Cette apparition serait due à l'influence des charges d'espace. Sous sinus 50 Hz, la tension croît lentement avec un champ électrique dans l'air important, des charges d'espace sont probablement injectées avant la génération des DP's. Comme le montre la Fig. 5, ces charges sont alors déposées près de l'électrode à la surface du substrat. Celles-ci induisent un contre champ aux bordures ($\vec{E}_{cb}$) qui augmente la TADP. Sous impulsions de tension rapides, peu de charges d'espace ont le temps d'être injectées et les valeurs de TADP sont justement plus faibles, ce qui corrobore cette hypothèse.

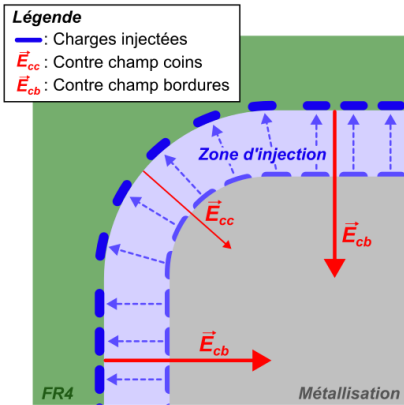


Fig. 5. Schéma de l'injection des charges d'espace pour les pads.

Au niveau des coins, les charges se répartissent logiquement avec un espacement plus important entre elles, comparativement aux charges situées le long des bordures droites. En conséquence, la concentration de charges est plus faible, tout comme le contre champ ($\vec{E}_{cc}$). Il en résulte un champ électrique plus important dans les coins et donc des DP à plus basse tension. De plus, avec l'augmentation du rayon de courbure des coins, la concentration des charges injectées tend à s'homogénéiser. Ainsi le contre champ $\vec{E}_{cc}$ se renforce, ce qui augmente la TADP.

3.2. Résultats de la géométrie STRIP

Pour chaque type de STRIP, les DP ont été observées sur le bord de l'électrode supérieure, au-dessus de l'électrode inférieure, comme le montre la Fig. 6a. Des DP sont également visibles pour STRIP-3 seulement, le long de la bande couverte de la face inférieure, comme le montre la Fig. 6b. Les DP apparaissent donc dans l'air, soit à proximité de l'électrode de masse lorsque l'électrode HT est enterrée (STRIP 1 et 2), soit à proximité de l'électrode HT quand celle-ci est en surface (STRIP 3).

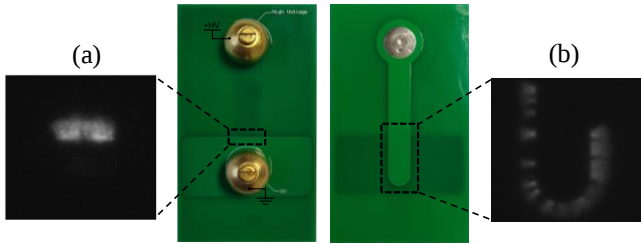


Fig. 6. Visualisation des DP à 11,3 kV_{cc} : (a) côté top de STRIP-3, (b) côté bottom de STRIP-3.

Une fois la TADP atteinte, les DP côtés supérieur provoquent une illumination permanente. Contrairement aux DP côtés inférieur, où les DP s'amorcent en différents points du contour. Les mesures de TADP ont été réalisées suivant la même procédure que pour la géométrie PAD. Les résultats des mesures sont présentés ci-dessous dans le Tableau 2.

Tableau 2. TADP des géométries STRIP sous sinus 50 Hz.

	STRIP-1	STRIP-2	STRIP-3
Moyenne (V _{cc})	6600	13420	10720
Ecart type	±41%	±25%	±19%
Gain en tension	0%	+103%	+62%

La TADP moyenne de STRIP-1 est égale à 6600 V_{cc}, et celle de STRIP-2 est de 13420 V_{cc}. Ainsi, le gain obtenu atteint 6820 V_{cc} (+103%). Accroître les distances entre les conducteurs, en ajoutant des couches de séparations, conduit à une augmentation logique de la TADP. Cependant, la configuration STRIP-3 met en évidence l'inconvénient d'une proximité entre les conducteurs HT et l'air environnant. Malgré la distance d'isolation la plus élevée, STRIP-3 présente une TADP plus basse que celle de STRIP-2, à 10720 V_{cc} (-20%). En effet, cette configuration place la bande HT à la face inférieure du PCB, réduisant la distance avec l'air à une fine épaisseur de vernis de tropicalisation. La conséquence est un renforcement du champ électrique dans l'air ambiant, conduisant à l'apparition de DP, autour de la bande HT. Néanmoins, STRIP-3 possède

toujours une TADP plus importante que STRIP-1, avec un gain de 4120 V_{cc} (+62%). La dispersion des TADP avec ces électrodes recouvertes est nettement plus importante qu'en présence d'électrodes nues comme les pads. Par conséquent, augmenter les distances d'isolation conduit à accroître la TADP. Toutefois, il est important de considérer la distance avec l'air. Ainsi, enterrer les conducteurs HT au sein du PCB, par exemple en couche 1 ou en couche 2, semble être une solution fiable pour repousser l'apparition de DP.

Concernant les patrons de DP obtenus pour cette géométrie, deux patrons ont été enregistrés à TADP. Le premier, correspondant au STRIP-1, est présenté Fig. 7a. Comme pour les pads, les DP se localisent sur deux zones, à savoir la phase ascendante (0°-90°) et croissante négative (180°-270°). Cependant, leur distribution adopte une géométrie rectangulaire au cours des deux phases. La Fig. 7b montre le patron obtenu pour STRIP-3 à TADP. Ce deuxième patron est plus marqué, révélant davantage les zones de saturation déjà identifiables sur la Fig. 7a. Le plateau positif est égal à 4,2 nC, et -2,6 nC dans la partie négative. Il est à noter que des charges de faible amplitude, et de polarité opposée au signal, apparaissent. Ces plateaux à faibles charges sont une conséquence des oscillations enregistrées lors d'une DP. Au-delà de l'amplitude des charges, la différence majeure avec le patron de la Fig. 7a, est la présence de charges positives entre 180° et 270°. Nous pensons que ces charges positives apparaissent à partir d'un certain niveau de tension, au vu de l'écart de 4,1 kV_{cc} entre STRIP 1 et 3. Quant au patron de STRIP-2, celui-ci est similaire à STRIP-3.

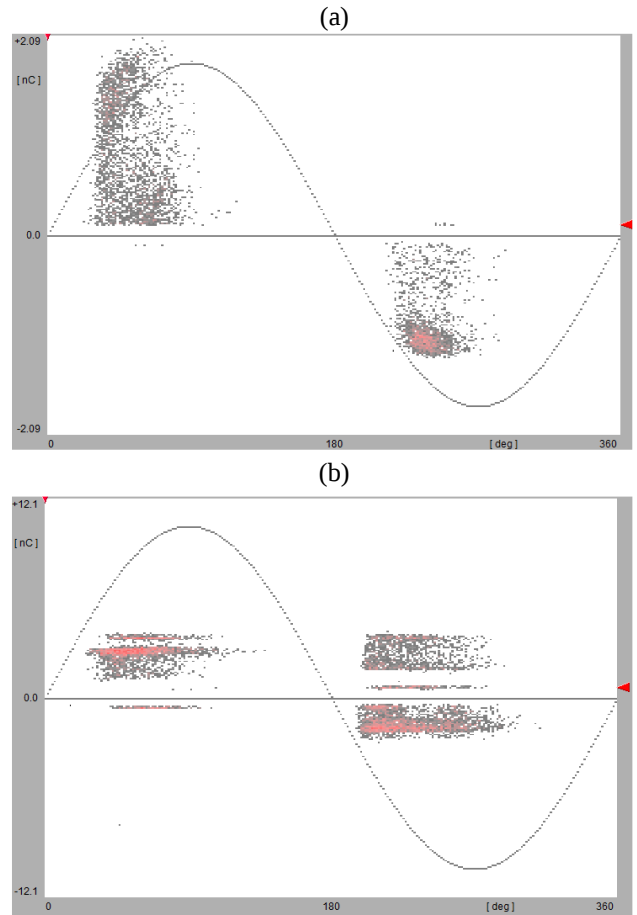


Fig. 7. Patrons de DP de : (a) STRIP-1 à 5,94 kV_{cc}, (b) STRIP-3 à 10,2 kV_{cc}.

3.3. Résultats de la géométrie TRACKS

Finalement, la géométrie avec des pistes parallèles a pour objectif d'observer l'influence de l'épaisseur de vernis de

tropicalisation. Les DP ont été localisées en surface, entre les deux pistes, comme l'illustre la Fig. 8. Pour tous les échantillons, les DP apparaissent simultanément à différents endroits à une intensité similaire. Comme mentionné plus haut, cet objet a été fabriqué en interne. Ici, deux échantillons par épaisseurs ont été conçus et réalisés au lieu de trois.

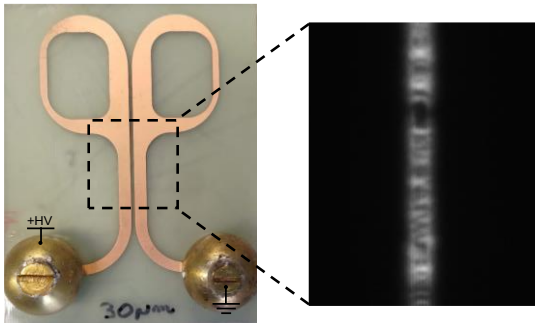


Fig. 8. Visualisation des DP de la géométrie TRACKS à 10,5 kV_{cc}.

Les résultats des TADP sont regroupés dans le Tableau 3 ci-dessous.

Tableau 3. TADP des géométries TRACKS sous sinus 50 Hz.

	TRACKS-1	TRACKS-2	TRACKS-3
Moyenne (V _{cc})	11540	13490	14800
Ecart type	±28%	±5%	±18%
Gain en tension	0%	+17%	+28%

Ces valeurs sont parmi les plus hautes TADP enregistrées. Comme prévu, la TADP la plus basse correspond aux PCBs avec l'épaisseur de vernis de tropicalisation la plus faible. Pour TRACKS-1, où l'épaisseur est égale à 37,6 µm, la TADP moyenne est égale à 11540 V_{cc}. TRACKS-2 atteint une TADP de 13490 V_{cc}. Ainsi, lorsque l'épaisseur est presque doublée, le gain en tension est de 1950 V_{cc} (+17%). Pour TRACKS-3, soit une épaisseur de 108,4 µm, la TADP est de 14800 V_{cc}, résultant en un gain de 3260 V_{cc} (+28%). Ainsi, à mesure que l'épaisseur de vernis augmente, la TADP croît également et un gain de plus de 3 kV_{cc} peut être obtenu. Comme évoqué dans les résultats de l'objet précédent, le champ électrique dans l'air est responsable de l'occurrence de DP. Ainsi, une barrière plus épaisse de vernis induit une plus faible amplitude du champ électrique le long des lignes de champ dans l'air, expliquant le report de la TADP. Cependant, le gain calculé entre TRACKS-2 et TRACKS-3 est égale à 1310 V_{cc} (+10%), supposant un effet de saturation de cette solution. De plus, accroître l'épaisseur de vernis de tropicalisation revient à une masse plus importante, et à une dégradation de la dissipation thermique. Pour les applications, il est ainsi crucial de déterminer un compromis spécifique entre la tenue en tension, la gestion thermique et la masse. À noter que d'autres paramètres ont une influence sur les résultats de TADP, comme la nature du vernis de tropicalisation. Pour cet article, ce paramètre n'a pas pu être présenté. De plus, la dispersion des TADP pour les objets dont les électrodes sont recouvertes (STRIP et TRACKS), est nettement plus importante qu'en présence d'électrodes nues comme les pads.

Le patron de DP enregistrés est présenté Fig. 9. Pour chaque épaisseur de vernis, le même patron est obtenu à TADP. Celui-ci ressemble aux patrons observés pour les géométries STRIP-2

et STRIP-3. Il présente deux zones de saturation positives dans les phases 0°–90° et 180°–270°, culminant à 2,5 nC. Ainsi qu'une saturation négative de -1,53 nC, dans la phase 180°-270°.

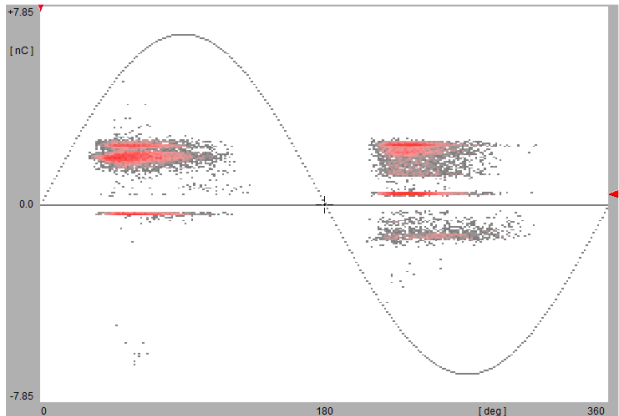


Fig. 9. Patron de DP de TRACKS-1 à 10465 V_{cc}.

4. RESULTATS SOUS IMPULSIONS

Cette section présente les mesures de TADP obtenues sous impulsions de tension répétées. Afin de n'étudier que l'influence du dV/dt, mais aussi dans une logique de continuité avec les essais précédents, les impulsions générées sont bipolaires et fixées à la fréquence de 50 Hz. Dans cet article sont présentés les résultats en impulsionsnel du premier objet, à savoir les pads.

En appliquant la procédure décrite dans la partie 2.2, la Fig. 10 présente les TADP de chaque pad (de PAD-1 à PAD-4) en fonction du dV/dt relevé. Les TADP des pads sous tension AC sinusoïdal ont été reportées sur la Fig. 7. Comme mentionné, seul deux échantillons par dV/dt et par pad ont été étudiées. Les dV/dt appliqués s'étendent de 1 mV.ns⁻¹ à 110 V.ns⁻¹. Pour chacun des pads, la tendance générale montre une diminution des TADP à mesure que le dV/dt augmente. De plus, l'influence du rayon de courbure est toujours observée, au vu de la répartition des différentes TADP. À même dV/dt, les TADP les plus basses correspondent aux pads à angles vifs, et les plus hautes aux coins plus arrondis.

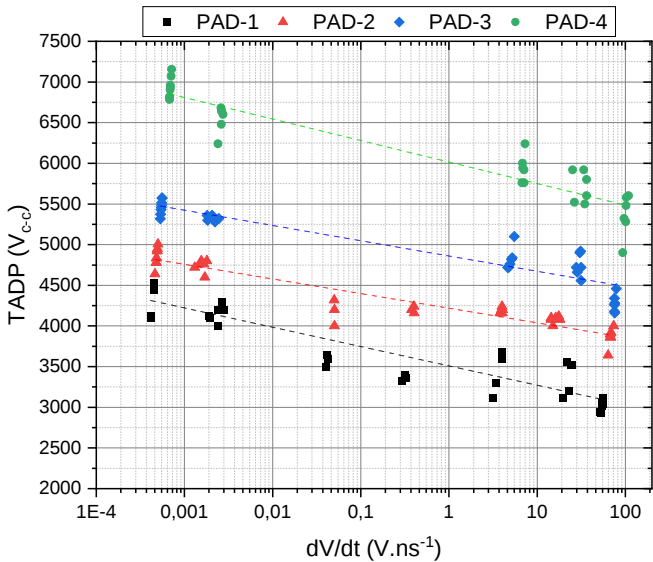


Fig. 10. TADP mesurées en fonction du dV/dt relevé pour chaque pad.

La TADP de PAD-1 diminue de 1300 V_{cc} (soit -30 %) entre la TADP moyenne sous tension sinusoïdale et la TADP pour les dV/dt maximaux. Pour le PAD-2, l'écart est de 1065 V_{cc} (-

22%). La TADP de PAD-3 est également réduite jusqu'à 1200 V_{c-c} (-22%). Quant à PAD-4, c'est une diminution de 1430 V_{c-c} (-21%). Ainsi, les résultats obtenus montrent que l'apparition des DP est également influencée par la nature de l'onde de tension appliquée. Pour cet objet, dès lors que le dV/dt des impulsions croît, la TADP de chacun des pads est abaissée.

Les TADP moyennes les plus basses, avec les écart-types et les gains relatifs, obtenues pour les dV/dt les plus élevées, sont regroupées dans le Tableau 4 en valeurs crête-à-crête.

Tableau 4. TADP des géométries PAD sous impulsion avec dV/dt de 55 à 110 V/ns.

	PAD-1	PAD-2	PAD-3	PAD-4
Moyenne (V _{c-c})	3070	3787	4267	5487
Ecart type	±5%	±6%	±5%	±10%
Gain en tension	0%	23%	39%	79%

5. CONCLUSION & PERSPECTIVES

Cet article traite de la caractérisation de trois géométries typiques de PCB, concernées par le risque de génération de DP. Des mesures sous tension AC 50 Hz sinusoïdal, et tension impulsionnelle répétée à dV/dt variables (pour les pads) ont été effectuées. Les résultats mettent en évidence des solutions pour augmenter la tension d'apparition de décharges partielles (TADP), et présentent les gains en tension mesurés en fonction des paramètres géométriques investigués (rayon de courbure, distance et épaisseur).

La première étude concernait les pads, qui présente les TADP les plus basses. En effet, pour cet objet la métallisation est en contact direct avec l'air, générant un fort champ électrique dans les zones de points triples. Une bonne stratégie de remédiation consiste à arrondir les coins des pads. Cette stratégie montre toujours des bénéfices, au vu de l'augmentation de la TADP à partir d'un pad carré jusqu'à un pad circulaire. Un accroissement jusqu'à +58% peut être obtenu. Un effet de la moindre concentration dans les angles des charges électriques injectées lors des montées en tension 50 Hz a été proposé pour expliquer la diminution des TADP avec celle des rayons de courbure. En impulsionnel, la TADP de chacun des pads diminue à mesure que le dV/dt des fronts augmente. Cette réduction est de 20 à 30% au total. De plus, arrondir les coins des pads demeure une parade efficace en impulsionnel. A contrario, un pad avec des coins carrés sous tension impulsionnelle à front raide est l'objet le plus faible investigué ici, et probablement un des objets les plus critiques sur un circuits imprimé HT.

La deuxième géométrie concerne les bandeaux face-à-face. Comparé aux pads, les TADP mesurées sont plus élevées. Les résultats montrent qu'une augmentation de la distance d'isolation conduit, comme anticipé, à accroître la TADP. Ceci est clairement observé entre l'échantillon avec la distance d'isolation la plus faible et le second échantillon, dont les distances inter-électrodes sont respectivement de 200 µm et 1,3 mm. Le troisième échantillon possède la distance la plus élevée de 1,6 mm (épaisseur d'un PCB 2 couches standard). Cependant, en raison de la forte proximité entre le conducteur de

la face inférieure et l'air, le champ électrique maximal n'est plus contenu dans le substrat mais dans l'air ambiant. Ainsi, la TADP mesurée est plus faible que la TADP du deuxième échantillon. La stratégie recommandée est donc d'accroître les distances entre les électrodes, tout en enterrant le conducteur HT au sein du PCB.

L'objet pistes parallèles présente des TADP parmi les plus élevées reportées dans cet article. Le niveau de la TADP est déterminé par l'épaisseur du vernis de tropicalisation. Comme attendu, la TADP augmente pour des vernis plus épais. Un gain en tension de +28% est obtenu lorsque l'épaisseur de vernis croît de 38 µm à 108 µm. Bien que les fabricants de PCBs proposent rarement des épaisseurs de vernis sur mesure, ce paramètre peut jouer un rôle important dans la fiabilité des PCBs. Néanmoins, une épaisseur trop importante risque de s'accompagner d'autres inconvénients, comme réduire la capacité de dissipation thermique. Un certain compromis doit être trouvé entre ces paramètres.

La première perspective de cet article est la poursuite des essais impulsionnels sur les autres objets. Une seconde perspective sera l'étude de l'influence de la température, car nous savons que la TADP diminue avec la température. Une troisième perspective consistera à étudier les effets de la polarité sur la TADP. Actuellement, des essais sont en cours sur les mêmes échantillons, avec un dispositif de caractérisation similaire.

6. REFERENCES

[1] J. Song, Z. Lv, K. Wu, Z. Huang, Y. Li, and Q. Li, 'Electrical Treeing and Partial Discharges in Double Layer Printed Circuit Board', in *2023 International Symposium on Electrical Insulating Materials (ISEIM)*, Sep. 2023.

[2] E. Zeynali, R. Bridges, and B. Kordi, 'Investigation of Partial Discharge in Aircraft Conformally-Coated Printed Circuit Boards', in *2019 IEEE Electrical Insulation Conference (EIC)*, Calgary, AB, Canada: IEEE, Jun. 2019.

[3] A. Escriva *et al.*, 'Application of Field Grading Material for Power Device Insulation in PCB Embedded Environment', in *2023 IEEE Conference on Electrical Insulation and Dielectric Phenomena (CEIDP)*, Oct. 2023.

[4] P. Bruyere, E. Vagnon, and Y. Avenas, 'Field Plate Integration for Mitigating Partial Discharge Activity in PCB-Embedded Power Electronic Modules', *Energies*, vol. 17, no. 9, Art. no. 9, Jan. 2024.

[5] M. Cairnie and C. DiMarino, 'Optimization of Electric-Field Grading Plates in a PCB-Integrated Bus Bar for a High-Density 10 kV SiC MOSFET Power Module', in *2021 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Jun. 2021.

[6] L. Ravi, X. Lin, D. Dong, and R. Burgos, 'A 16 kV PCB-Based DC-Bus Distributed Capacitor Array with Integrated Power-AC-Terminal for 10 kV SiC MOSFET Modules in Medium-Voltage Inverter Applications', in *2020 IEEE Energy Conversion Congress and Exposition (ECCE)*, Oct. 2020.

[7] J. Stewart, I. Cvetkovic, and R. Burgos, 'Design and Analysis of a 24 k V PCB Bus for the Low Impedance Interconnect of a Multiphase PEBB-Based Converter', in *2022 IEEE International Power Modulator and High Voltage Conference (IPMHVC)*, Jun. 2022.

[8] L. Capineri, G. Dainelli, M. Materassi, and B. Dunn, 'Partial discharge, testing of solder fillets on PCBs in a partial vacuum: New experimental results', *Electron. Packag. Manuf. IEEE Trans. On*, vol. 26, pp. 294-304, Nov. 2003.

[9] C. Dorji, O. Lesaint, R. Hanna, and R. Khazaka, 'Partial Discharges and Electroluminescence Measurements on Power Electronic Substrates Embedded in Liquids', in *2023 IEEE 22nd International Conference on Dielectric Liquids (ICDL)*, Jun. 2023.